

Analoge Schnittstellen

OPV, D/A- und A/D-Wandler
Messen von U, I und R

Inhaltsverzeichnis

1 Die analoge Welt	5
1.1 Analogschaltungen	5
1.2 Die Digital-Analog-Wandlung	6
1.2.1 Digital-Analog-Wandler	6
1.2.2 Realisierung von D/A-Wandlern	7
1.3 Die Analog-Digital-Wandlung	11
1.3.1 Das Abtasttheorem	11
1.3.2 Analog/Digital-Wandler	12
1.3.3 Parallelwandler	14
1.3.4 Wägeverfahren	15
1.3.5 Sample-and-Hold-Schaltung	15
1.3.6 Zählverfahren	16
1.3.7 Sigma-Delta-Wandler	17
1.3.8 Konversionsfehler	18
1.3.9 Realisierung von A/D-Wandlern	19
1.3.10 Eingangsbeschaltung A/D-Wandlern	22
2 Messung von Spannung, Strom und Widerstand	25
2.1 Präzisions-Widerstands-Vorteiler	25
2.2 Widerstandsmessung	29
2.3 Messbrücke	30
Anhang	33
A.1 Literatur	33
A.2 Links	33
Stichwortverzeichnis	35

1

Die analoge Welt

In diesem Skript begeben wir uns in die analoge Welt. Mit Hilfe von Analog-Digital- und Digital-Analog-Wandlern lassen sich Spannungen und Ströme als Zahlenwert in den Computer einlesen oder ausgeben. Ist man in der Lage, einen physikalischen Wert – in diesem Fall eine elektrische Spannung – zu digitalisieren, lassen sich auch andere physikalische Größen durch geeignete Sensoren und Schaltungen zur Anpassung erfassen.

1.1 Analogschaltungen

In den meisten Fällen liefern die Sensoren relativ kleine Spannungen oder Ströme. Deshalb muss die Messgröße durch geeignete Verstärker in Signale mit höherer Leistung umgeformt werden. Die Messumformer sollen die folgenden Forderungen erfüllen:

- geringe Rückwirkung auf die Messgröße
- hohes Auflösungsvermögen
- proportionales Übertragungsverhalten
- hohe Dynamik
- hoch belastbares Ausgangssignal

Dabei kommen hauptsächlich integrierte Operationsverstärker zum Einsatz. Aber es gibt auch ungewollte Einflüsse beim Erfassen diverser Größen. Beispielsweise ändern sich die elektrischen Eigenschaften einer Schaltung mit der Temperatur, oder es streuen Signale in die Schaltung ein, die mit der Messgröße nichts zu tun haben. Aus diesem Grund spielen beim Aufbau einer Schaltung bzw. dem Platinenlayout auch Gesichtspunkte der elektromagnetischen Verträglichkeit eine Rolle, etwa die saubere Trennung von Digital- und Analogteil, der Einsatz von Blockkondensatoren oder die Abschirmung der Schaltung.

Bei der industriellen Messwerterfassung spielt oft auch noch die Normierung des Ausgangssignals eine wichtige Rolle. Der Verstärker bzw. Messumformer soll ein normiertes Ausgangssignal für die nachgeschalteten Geräte wie Regler, AD-Wandler etc. liefern. Die häufigsten Formen der Normierung sind

- ein eingprägter von 0–20 mA oder 4–20 mA oder
- eine eingprägte Spannung von 0–10 V oder ± 10 V.

1.2 Die Digital-Analog-Wandlung

1.2.1 Digital-Analog-Wandler

Vom Computer errechnete Steuergrößen müssen oft zuerst in Analogwerte umgesetzt werden. Diese Digital-Analog-Wandlung erfolgt durch spezielle Bausteine, die D/A-Wandler (Digital to Analog Converter, DAC). Diese Wandler besitzen im Allgemeinen Wortbreiten von 8, 10, 12 oder 16 Bit. Die Ausgangsspannung ist proportional zum Wert des angelegten Datenworts. Die Bausteine verwenden interne oder externe Referenzspannungsquellen. Wirklich analog ist die Ausgabe jedoch nicht, da es keine stetige Ausgangsspannung gibt, sondern sie wird in Schritten abhängig von der Referenzspannung und der Wortbreite erzeugt. Die Spannungsdifferenz für ein Bit beträgt:

$$U_s = \frac{U_{ref}}{2^n} \quad n = \text{Wortbreite} \quad (1.1)$$

Die Realisierung erfolgt fast ausschließlich durch Stromsummation: Am Eingang eines Operationsverstärkers werden Ströme aufsummiert, deren Größe der Wertigkeit der einzelnen Bits in dem umzuwandelnden Digitalwert entspricht. Die technische Realisierung erfolgt mit Widerstandsnetzwerken. Für jede Bitwertigkeit ist ein entsprechender Widerstand vorhanden, der je nach angelegter Bitkombination den Strom zum Ausgangsverstärker bestimmt. Dieser erzeugt eine dem Strom proportionale Spannung, wie das Schema in Bild 1.1 zeigt. Die Schalter werden meist als Feldeffekttransistoren realisiert und durch die einzelnen Bits des umzusetzenden Digitalwerts angesteuert.

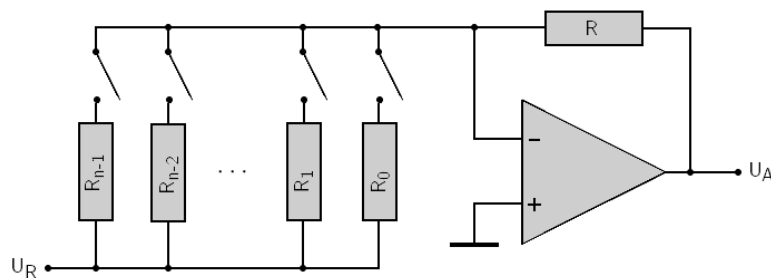


Bild 1.1: D/A-Wandler mit Stromsummation

Die Schaltung hat den großen Nachteil, dass man sehr unterschiedliche Widerstandswerte benötigt. In der Praxis verwendet man daher eine modifizierte Schaltung, das R/2R-Netzwerk. Diese Schaltung kommt mit nur zwei unterschiedlichen Werten für die Widerstände aus: R und $2 * R$. Diese sind hinreichend genau zu integrieren. Zur digitalen Ansteuerung werden elektronische Schalter aus Transistoren (bipolar oder FET) verwendet. Das Funktionsprinzip wird aus Bild 1.2 deutlich, wobei gilt, dass an den Punkten $i = 0, 1, \dots, 2^n - 1$ jeweils die Spannung

$$U_a = \frac{U_{ref} * i}{2^n} \quad (1.2)$$

anliegt.

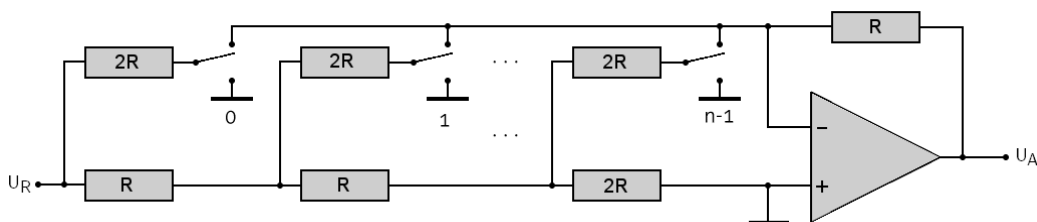


Bild 1.2: D/A-Wandler mit R/2R-Netzwerk

Die Güte eines D/A-Wandlers und damit seine Verwendungsmöglichkeit für eine bestimmte Steuerungsaufgabe lässt sich durch einige Kenngrößen charakterisieren:

- Die Wortbreite des zu wandelnden Digitalwertes. Sie liegt im Allgemeinen zwischen 8 und 16 Bit. Die Wortbreite, auch als „Auflösung“ bezeichnet, bestimmt die minimale Schrittweite, mit der eine Steuergröße vom Rechner vorgegeben werden kann.
- Genauigkeit und Linearität sowie deren Temperaturabhängigkeit geben an, wie gut die vorhandene digitale Auflösung in die analoge Realität umgesetzt wird. Sie hängt von der Referenzspannung und der Präzision des Widerstandsnetzwerks ab, aber auch von seinem Temperatur- und Alterungsverhalten. Man versucht, auf eine maximale Abweichung von $0.5 * U_{\text{Schritt}}$ zu kommen.
- Bedingt durch interne Kapazitäten und Signallaufzeiten, erreicht die Ausgangsspannung nicht augenblicklich den Sollwert („Settling Time“). Die erste Phase der Annäherung an den neuen Wert nennt man „slewing“ (die Slewing Rate wird in V/s angegeben).

Die Ansteuerung von D/A-Wandlern durch den Rechner hängt davon ab, wie der Digitalteil des Wandlers ausgeführt ist. Im einfachsten Fall wird der Eingangswert direkt umgesetzt – der ansteuernde Rechner muss für eine Zwischenspeicherung sorgen. Ist ein internes Speicherregister im D/A-Wandler vorhanden, wird der Digitalwert entweder parallel oder seriell übergeben. Parallele D/A-Wandler verhalten sich insofern wie parallele E/A-Bausteine.

Bei seriellen D/A-Wandlern wird der Digitalwert durch einen Daten- und einen Takteingang bitseriell in ein Schieberegister geladen, die interne Übernahme wird oft durch einen weiteren Eingang getriggert. Zwei bis drei Leitungen reichen also zum Anschluss aus. Ein Ansteuerprogramm für diese Art von D/A-Wandlern muss den umzuwandelnden Digitalwert in eine Bitfolge umsetzen und diese zusammen mit richtig gesetztem Taktbit und Übernahmebit seriell ausgeben.

Die Güte eines D/A-Wandlers lässt sich zusammenfassend durch folgende Kenngrößen charakterisieren:

Die **Auflösung** gibt die Bitbreite des gewandelten Digitalwertes an. Sie liegt im Allgemeinen zwischen 8 und 16 Bit. Die Auflösung bestimmt, wie oben beschrieben, die minimale Schrittweite, mit der eine Steuergröße vom Rechner vorgegeben werden kann.

Genauigkeit und **Linearität** sowie deren Temperaturabhängigkeit geben an, wie gut die digitale Auflösung in die analoge Welt umgesetzt wird. Beide Größen hängen von den Toleranzen und dem Temperatur- und Alterungsverhalten des internen Widerstandsnetzwerks ab.

Geschwindigkeit, oft angegeben als die oben beschriebene Slewing Rate für einen Ausgangssprung von der minimalen zur maximalen Ausgangsspannung, kann als Kriterium im allgemeinen außer acht gelassen werden, da die Datenausgabe des Controllers fast immer schneller als die typischen Zeitkonstanten der zu steuernden Geräte ist (Ausnahme: Audio- und Video-Anwendungen).

1.2.2 Realisierung von D/A-Wandlern

Stellt man keine besonderen Ansprüche, lässt sich ein D/A-Wandler mit einer Handvoll Widerständen und einem als Impedanzwandler geschalteten Operationsverstärker realisieren. Die Schaltung in Bild 1.3, die einen einfachen 8-Bit-DAC realisiert, wird noch um ein TTL-Register ergänzt. Das sorgt bei mehrfachem Aufbau nicht nur für identische elektrische Verhältnisse bei allen Wandlern, sondern ermöglicht auch die Anschaltung mehrerer Wandler an den gleichen 8-Bit-Ausgang der Druckerschnittstelle. Über einen Low-Impuls an der CS-Leitung, die vom Control-Port bedient wird, übernimmt dann der jeweilige Wandler den Datenwert. Die Widerstände sind Metallschichtwiderstände mit 1% Toleranz.

An den OPV werden wenig Ansprüche gestellt, weshalb auch kein bestimmter Typ angegeben ist. Da die Referenzspannung des Wandlers in diesem Fall aus der Betriebsspannung V_{cc} (5 V) abgeleitet ist, könnte man den OPV auch als Verstärker schalten, so dass eine höhere Spannung am Ausgang geliefert werden kann (z. B. 0...10 V). Es lässt sich aber auch ein Operationsverstärker mit nur einer Spannungsversorgung verwenden, etwa ein Viertel eines LM324. Die Software dazu ist schlicht; sie gibt lediglich den entsprechenden Wert auf dem Parallelport aus.

Bei höherer Auflösung steigen verständlicherweise die Anforderungen an die Qualität der Widerstände und an die Schaltung insgesamt. Auch ist es sinnvoll, eine präzise Referenzspannungsquelle einzusetzen. Der ganze Aufwand lohnt sich aber nicht, denn es gibt genügend fertige Digital-Analog-Wandler auf dem Markt. Stellvertretend für andere soll an dieser Stelle der

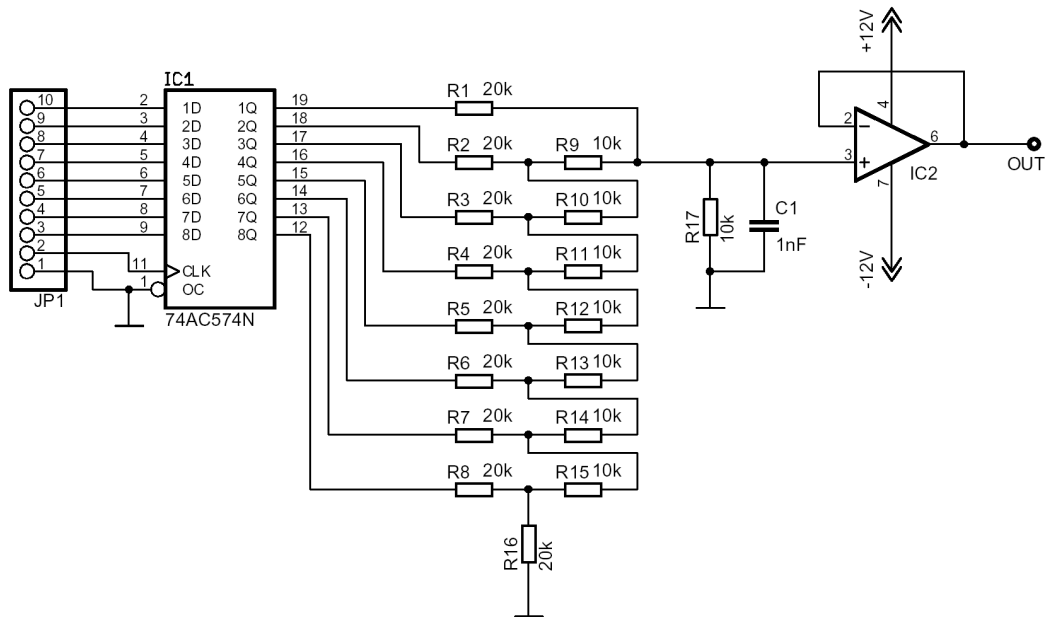


Bild 1.3: Schaltung eines D/A-Wandlers mit R/2R-Netzwerk

Maxim MAX530, ein 12-Bit-DAC mit interner Referenz, behandelt werden (es existiert noch eine 10-Bit-Variante, der MAX503). Eigentlich ist der Baustein für den Mikrocontroller-Busanschluss vorgesehen, er funktioniert aber auch wunderbar an der parallelen PC-Schnittstelle¹. Bei dieser Ansteuerung können etliche Signale fest verdrahtet werden, sodass sich eine sehr einfache Schaltung wie in Bild 1.4 ergibt.

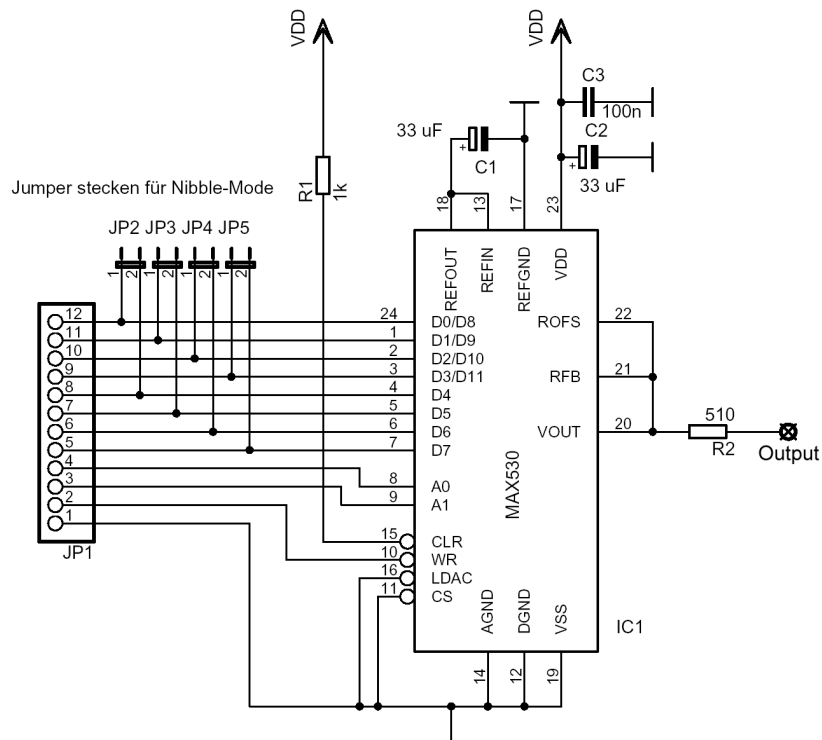


Bild 1.4: Schaltung mit dem D/A-Wandler MAX530

Da der Baustein für 4- oder 8-Bit-Busse vorgesehen ist, ist bei 12 Datenbits ein zwei- oder dreimaliger Zugriff nötig. Die Adressleitungen A0 und A1 entscheiden darüber, welche Zuordnung die Eingangs-

¹Es gibt nicht nur parallele, sondern auch pinsparende seriell anzusteuernde DACs. Einen seriellen Baustein setzen wir dann beim A/D-Wandler ein.

daten erfahren. Intern besitzt der Baustein drei 4-Bit-Latches, welche die einzelnen „Nibbles“ aufnehmen. Der Wert dieser Latches wird in das 12-Bit-DAC-Register übernommen, dessen Wert dann in eine analoge Ausgangsspannung umgesetzt wird.

Tabelle 1.1: Adresszuordnung des MAX530

A0	A1	8-Bit-Modus	4-Bit-Modus
0	0	NBL & NBM	NBL
1	0	–	NBM
1	1	NBH	NBH

In der Tabelle 1.1 ist die Zuordnung der Adressleitung zu den Nibbles aufgeführt, wobei gilt: Bit 0–3: NBL, Bit 4–7: NBM und Bit 8–11: NBH. Bei der Ansteuerung über nur vier Bits werden die Datenanschlüsse D0–D4, D1–D5, D2–D6 und D3–D7 verbunden. Die weiteren digitalen Ansteuerleitungen haben folgende Bedeutung:

- $\overline{\text{WR}}$ (active low) lädt die Daten an D0–D7 in das jeweilige Latch.
 $\overline{\text{CS}}$ (active low) selektiert den Baustein und gibt Daten- und Steuerleitungen frei; kann fest auf Masse gelegt werden.
 $\overline{\text{CLR}}$ (active low) setzt alle Latches auf 0; kann mit +5 V verbunden werden.
 $\overline{\text{LDAC}}$ (active low) übernimmt die Daten von den Eingangslatches in das DAC-Latch (12 Bit parallel); kann ggf auf Masse gelegt werden.
DGND digitaler Masseanschluss

Kümmern wir uns nun um die analoge Seite des Bausteins. Wie bei allen ICs üblich, die eine digitale und eine analoge Seite haben, sind getrennte Anschlüsse für die Masse (**DGND** und **AGND**) vorhanden, die in diesem Fall zusammengeschaltet werden. Beim Platinenlayout empfiehlt es sich, für digitale und analoge Masse getrennte Masseflächen vorzusehen, die an nur einer Stelle miteinander verbunden sind. Der positive Stromversorgungsanschluss **VDD** wird mit +5 V verbunden, der negative Versorgungspin **VSS** wird entweder mit Masse (Ausgangsspannung unipolar) oder mit –5 V (Ausgangsspannung bipolar) verbunden. Mehr über die verschiedenen Betriebsarten erfahren Sie weiter unten.

Die interne Referenzspannungsquelle liefert exakt 2,048 V am Ausgang **REFOUT**, der normalerweise mit dem Referenzeingang **REFIN** verbunden wird. An diesem Eingang kann auch eine externe Spannung eingespeist werden. Die Referenzspannungsquelle besitzt auch einen eigenen Masseanschluss, der auch mit der gemeinsamen Masse verbunden wird. Bleibt er offen, wird die Referenzspannungsquelle stromsparend abgeschaltet.

Bleibt noch die Ausgangsbeschaltung übrig. Chipintern ist das R-2R-Widerstandsnetzwerk an den nicht invertierenden Eingang eines OPV angeschlossen. Am invertierenden Eingang sind zwei Widerstände (Wert: 2R) angeschlossen, deren andere Enden auf die Anschlüsse **ROFS** bzw. **RFB** herausgeführt sind. Der eigentliche Analogausgang trägt die Bezeichnung **VOUT**. Damit ergeben sich die drei in Bild 1.5 gezeigten Schaltungsvarianten:

- Werden **ROFS** und **RFB** mit **VOUT** verbunden, liefert der Baustein eine Ausgangsspannung zwischen 0 und 2,048 V (**VSS** an Masse, unipolarer Betrieb, Verstärkung 1).
- Verbindet man **ROFS** mit der Analog-Masse und **RFB** mit **VOUT**, liefert der Baustein eine Ausgangsspannung zwischen 0 und 4,096 V (**VSS** an Masse, unipolarer Betrieb, Verstärkung 2).
- Verbindet man **ROFS** mit **REFOUT** und **RFB** mit **VOUT** sowie **VSS** mit –5 V, liefert der Baustein eine Ausgangsspannung zwischen –2,048 V und +2,048 V (bipolarer Betrieb).

Der MAX530 steht wie gesagt als Beispiel für etliche ähnliche Schaltkreise, deren Beschaltung und Ansteuerung aber immer nach dem gleichen Schema verläuft. Führende Hersteller sind neben Dallas/Maxim die Firmen Analog Devices und Burr Brown/Texas Instruments, die nicht nur D/A-Wandler, sondern auch A/D-Wandler und Operationsverstärker liefern (neben vielen anderen Chips).

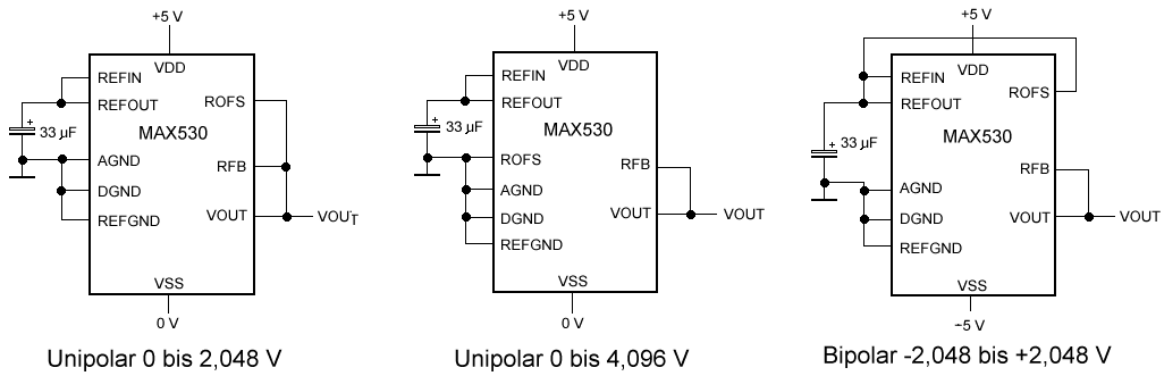


Bild 1.5: Betriebsarten des D/A-Wandlers MAX530

Mit der Ausgabe bestimmter Spannungen gibt es eigentlich keine weiteren Probleme. Die Referenzspannungsquelle des D/A-Wandlers legt das Maximum fest; das Minimum ist in der Regel 0 V. Falls ein bipolarer Ausgang oder eine höhere Spannung gebraucht wird, genügt ein nachgeschalteter Operationsverstärker. Lediglich die Auflösung wird von der Maximalspannung beeinflusst.

Soll anstelle der Spannung ein Strom erzeugt werden², wird ein Spannungs-Strom-Wandler benötigt. Das ist mittels Operationsverstärker kein großes Problem. Die Schaltung in Bild 1.6 verwendet eine Hälfte des bekannten Vierfach-OPV LM324. Sie generiert einen dem Industriestandard entsprechenden Wert zwischen 4 mA und 20 mA. Der erste Verstärker ist als Subtrahierer geschaltet, der zweite übernimmt die eigentliche Spannungs-Strom-Wandlung. Der Output der ersten Verstärkers liefert den Wert $E_1 - E_{in}$, wobei E_1 über Potenziometer P1 eingestellt werden kann.

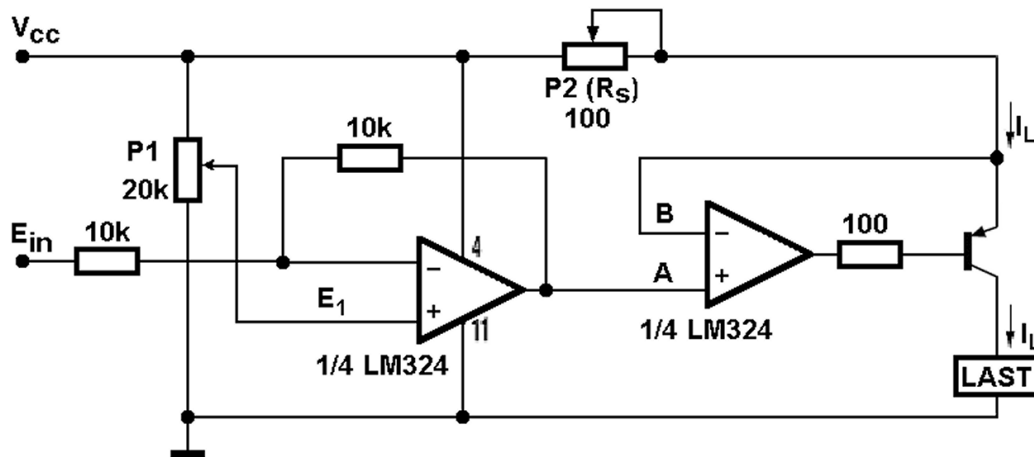


Bild 1.6: Umsetzen einer Spannung in einen Strom (4...20 mA)

Die Spannung am Punkt B ergibt sich aus

$$U_B = V_{cc} - I_L * R_s \quad (1.3)$$

Da der Operationsverstärker immer dafür sorgt, dass die Spannungsdifferenz zwischen seinen beiden Eingängen 0 beträgt, gilt $U_A = U_B$ und daher:

$$E_1 - E_{in} = V_{cc} - I_L * R_s \quad (1.4)$$

$$I_L = \frac{E_{in}}{R_s} + \frac{V_{cc} - E_1}{R_s} \quad (1.5)$$

Der erste Term ist dabei proportional der Eingangsspannung und der zweite Term ist konstant. P2 (R_s) wird so eingestellt, dass der erste Term 16 mA für die maximale Eingangsspannung ergibt und P1 wird so justiert, dass der zweite Term konstant 4 mA ergibt. Daraus ergibt sich dann die Spanne von 4 mA für 0 V Eingangsspannung und 20 mA für die volle Eingangsspannung. So braucht

²Prägt man einen Strom auf eine Leitung auf, beeinflusst bekanntermaßen der Leitungswiderstand nicht das Ergebnis.

die Schaltung auch keine negative Versorgungsspannung. Die Schaltung in Bild 1.6 ist für einen Eingangsspannungsbereich von 0 bis 1 V ausgelegt.

1.3 Die Analog-Digital-Wandlung

1.3.1 Das Abtasttheorem

Ein analoges Signal liegt als zeitkontinuierliches Signal vor. Bei der Analog-Digital-Wandlung wird dieses Signal in ein zeitdiskretes Signal übergeführt (= Abtastung, siehe Bild 1.7). Um dabei keine fehlerhaften Werte zu erhalten, sind einige Randbedingungen zu beachten. Diese grundlegenden Bedingungen wurden bereits zwischen 1920 und 1940 von H. Nyquist definiert; einige Jahre später veröffentlichte der Mathematiker Claude E. Shannon seine darauf basierende Informationstheorie.

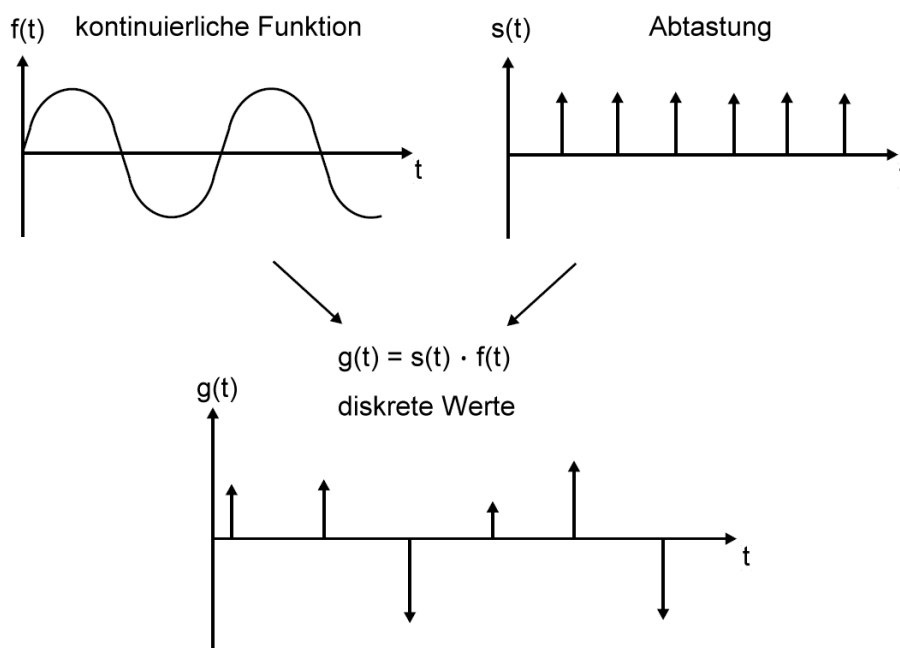


Bild 1.7: Abtastung analoger Signale

Unter anderem definierte Shannon auch sein Abtasttheorem: den Zusammenhang zwischen zeitkontinuierlichen und zeitdiskreten Signalen. Dem Abtasttheorem zufolge lässt sich ein analoges Signal in eine Folge von zeitdiskreten Werten umwandeln, wenn man es in zeitlich gleichen Abständen (Abtastintervalle) durch Musterentnahme (Sampling) misst bzw. abtastet. Dabei sind zwei Bedingungen zu beachten:

- Die Abtastfrequenz f_s muss mindestens den doppelten Wert der höchsten im abzutastenden Signal enthaltenen Frequenz f_{max} haben: $f_s \geq 2 * f_{max}$.
- Im Originalsignal darf keine Frequenz vorhanden sein, die größer ist als die Hälfte der Samplingfrequenz (Umkehrung).

Das Theorem von Shannon beweist, dass die Umsetzung ohne jeglichen Informationsverlust stattfindet, obwohl beim Sampling offensichtlich alle Signaländerungen zwischen den einzelnen Samples keine Berücksichtigung finden. Für die Analog-Digital-Wandlung bedeutet dies, dass – je nach Form und Frequenz des Eingangssignals – dem A/D-Wandler gegebenenfalls noch Komponenten vorgeschaltet werden müssen, beispielsweise ein Tiefpassfilter oder die weiter unten beschriebene Sample-and-Hold-Schaltung, da sonst das Wandlungsergebnis verfälscht werden könnte.

Bei der Wandlung tritt naturgemäß eine Quantisierung auf, da der Wandler nicht beliebig hoch auflösen kann. Weiterhin spielt die Referenzspannung des Wandlers (die möglichst exakt und konstant sein sollte) eine Rolle. Daher muss die Ansteuersoftware den vom Wandler gelieferten Wert in

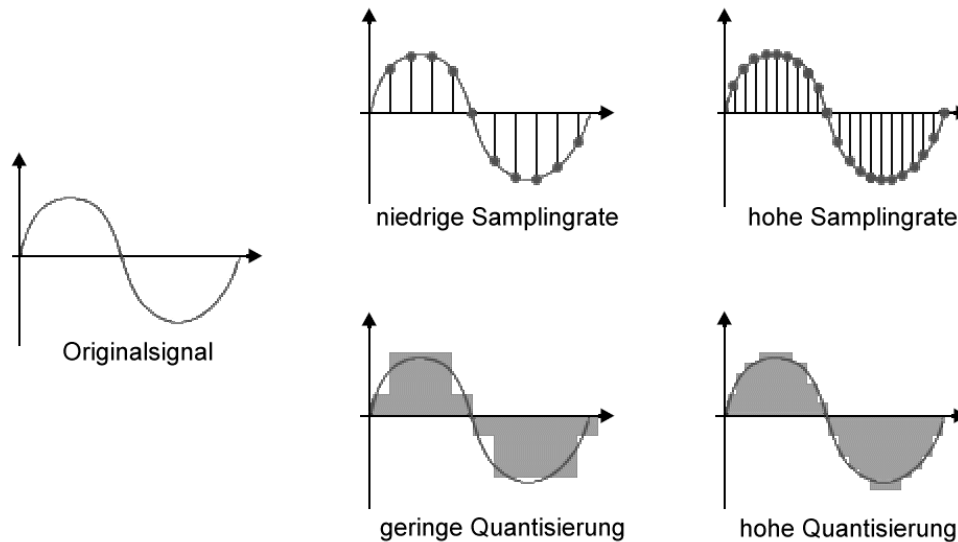


Bild 1.8: Abtastung mit Unterschieden bei Rate und Quantisierung

einen Spannungs- oder Stromwert umrechnen:

$$U_{\text{Signal}} = \frac{AD - \text{Wert} * U_{\text{Ref}}}{\text{Maximalwert}} \quad (1.6)$$

Der *Maximalwert* hängt vom Wandlertyp ab (8-Bit-ADC: 255, 10-Bit-ADC: 1023, 12-Bit-ADC: 4095, 16-Bit-ADC: 65535), ebenso die Referenzspannung U_{Ref} . Bei einem 10-Bit-Wandler mit $U_{\text{Ref}} = 10 \text{ V}$, ergibt sich beispielsweise $U_{\text{Signal}} = (AD - \text{Wert} * 10) / 1023$.

1.3.2 Analog/Digital-Wandler

Im Gegensatz zu den D/A-Wandlern werden bei A/D-Wandlern (Analog to Digital Converter, ADC) unterschiedliche technische Konzepte verwendet, die sich in Auflösung, Geschwindigkeit und Aufwand zum Teil beträchtlich unterscheiden. Analog-Digital-Wandler lassen sich durch eine Reihe von statischen und dynamischen Parametern in ihrem elektrischen Verhalten beschreiben. Den (statischen) Zusammenhang zwischen der analogen Eingangsspannung und der entsprechenden digitalen Ausgangsgröße kennzeichnet die Übertragungsfunktion. Im folgenden Bild 1.9 erfolgt die Umsetzung mit 3 Bit, 0 bis 8 V. Der Bereich um 3 V (2,5 V - 3,5 V) ist grau schraffiert. Er entspricht dem Wert 011.

Um einen **Quantisierungsfehler** von $\pm 0,5 \text{ LSB}$ zu erzielen, ist es erforderlich, die Entscheidungsschwelle für die niederwertigste Bitstelle (im Beispiel bei $n = 3$: 000 oder 001) bei einem Spannungswert von $0,5 \text{ U}_{\text{LSB}}$ festzulegen. Die Folgewerte liegen dann im Abstand von U_{LSB} , d. h. bei $1,5 \text{ U}_{\text{LSB}}$, $2,5 \text{ U}_{\text{LSB}}$ usw.

Die **Auflösung** des A/D-Wandlers ist dann Betrag einer Spannungsdifferenz am Eingang, der notwendig ist, um am Ausgang eine Änderung der niederwertigsten LSB-Stelle herbeizuführen. Dieser Wert entspricht der Quantisierungsspannung U_{LSB} . Es ist allerdings üblich, die Auflösung durch die Stellenzahl n der digitalen Ausgangsgröße zu beschreiben (wie beim D/A-Wandler). Bei dualer Codierung der Ausgangsgröße Z gilt:

$$U_{\text{LSB}} = \frac{U_{\text{Ref}}}{(2^n)} \quad (1.7)$$

Wichtig: Die Genauigkeit wird zwar hauptsächlich durch die Auflösung bestimmt, ist aber nicht gleich der Auflösung! Die Genauigkeit eines Wandlers wird durch die Auflösung und die Summe aller Fehler bestimmt.

Die **Quantisierung** bewirkt eine Unterteilung des (maximalen) kontinuierlichen Wertebereiches des analogen Eingangssignals in eine endliche Anzahl meist gleicher Teilbereiche, die so genannte Quan-

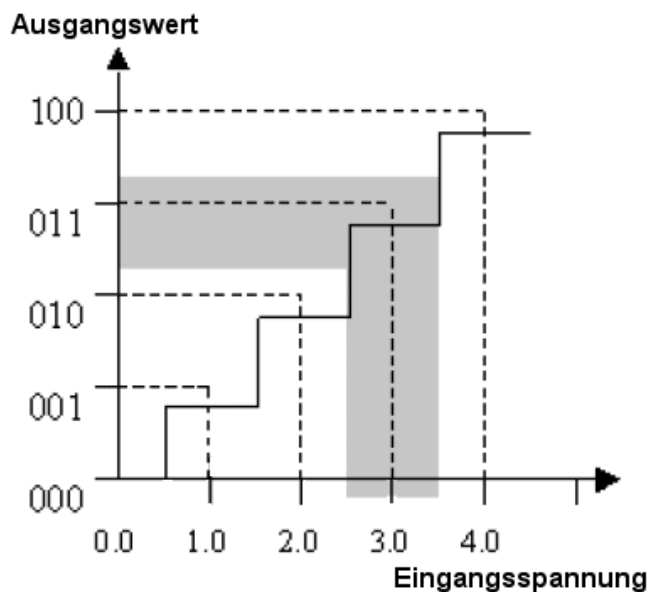


Bild 1.9: Übertragungsfunktion eines Analog-Digital-Wandlers

tisierungseinheit. Alle Analogwerte innerhalb eines Teilbereiches werden durch das gleiche Digitalwort dargestellt (im Bild 1.9 oben der grau unterlegte Bereich). Die Ausgangsbelegung ändert sich erst, wenn sich der Eingangswert um U_{LSB} ändert. Da ein Analogsignal innerhalb seines Wertebereiches unendlich viele Werte annehmen kann, durch die Quantisierung aber nur endlich viele Werte gebildet werden können, ist die AD-Umsetzung mit einem systematischen Fehler verbunden, dem Quantisierungsfehler. Der Analogwert lässt sich somit aus dem digitalen Ausgangskode Z nur mit einer Unsicherheit $\pm U_{LSB}$ bestimmen, mit anderen Worten: einem Digitalwert Z ist immer ein ganzer Bereich (Stufenbreite) der analogen Eingangsgröße zugeordnet.

Der **Linearitätsfehler** (Non-Linearity, Linearity error) eines A/D-Wandlers ist ein Maß für die maximale Abweichung der Übertragungskennlinie von der durch Abgleich festgelegten Geraden durch Null- und Endpunkt. Die Abweichung wird typisch in Teilen von LSB angegeben. Die differentielle Nichtlinearität DNL ist ein Maß für den relativen Fehler einer Stufenbreite der Wandlerkennlinie. Sie kennzeichnet die Abweichung einer Stufenbreite vom Idealwert $1 U_{LSB}$ an den Umschaltstellen im Inneren des Wandlungsbereiches. Der von den Herstellern angegebene Wert DNL kennzeichnet die maximale Abweichung einer Stufenbreite vom Idealwert $1 U_{LSB}$ über den vollen Umsetzungsbereich. Bleibt der digitale Ausgabewert trotz steigender Analoggröße konstant oder sinkt sogar ab, so kommt es zu einer Informationslücke (missing code, skipped code), d. h. im Wandlungsbereich tritt eine bestimmte Kodierung nicht auf. Damit keine Kodierung ausgelassen wird, darf die differentielle Nichtlinearität DNL nicht größer als $1 U_{LSB}$ werden.

Ein **Verstärkungsfehler** bewirkt gegenüber der idealen Umsetzerkennlinie einen veränderten Anstieg. Er beeinflusst die relative Genauigkeit des A/D-Wandlers nicht. Der Fehler ist abgleichbar.

Der **Offsetfehler** kennzeichnet den Versatz (Abweichung) der Übertragungskennlinie im Ursprung. Wird dieser Fehler nicht abgeglichen, so entsteht ein konstanter Fehler im Wandlungsbereich. Der Offsetfehler beeinflusst nicht die relative Genauigkeit. Seine Angabe erfolgt in Mikrovolt oder in Anteilen von LSB. Der Fehler ist abgleichbar.

Die **Umsetzzeit** (conversion time) ist die Zeit zur Bestimmung des digitalen Ausgangswertes. Normalerweise wird diese Umsetzzeit vom Anlegen des Start-Signals SOC (start of conversion) bis zur Ausgabe des Status- bzw. Data-Ready-Signals EOC (end of conversion) gemessen.

Die **Umsetzrate** (conversion rate, update rate) ist ein Maß für die maximale Wiederholrate, mit der ein A/D-Wandler eine Umwandlung zyklisch wiederholen kann. Die Umsetzrate ist normalerweise nicht der Reziprokwert der Umsetzzeit, da viele A/D-Wandler Zeit zum Rücksetzen brauchen, bevor die nächste Wandlung gestartet wird. Manche A/D-Wandler können die neue Wandlung sogar beginnen, bevor die erste Wandlung abgeschlossen ist.

Eine zweckmäßige Aufgliederung oder Klassifizierung von A/D-Wandlern ist nicht ganz einfach, da es eine Vielzahl von Schaltungen mit den unterschiedlichsten Eigenschaften gibt. In der Literatur werden sie häufig nach den drei folgenden Verfahren unterschieden:

- Parallelverfahren
- Wägeverfahren
- Zählverfahren

1.3.3 Parallelwandler

Kennzeichen des **Parallelverfahrens** (word at a time) ist der gleichzeitige Vergleich der Eingangsspannung mit allen vorkommenden Referenzspannungswerten. Damit ist es möglich, den digitalen Ausgangswert in nur einem Vergleichsschritt zu erhalten, der technische Aufwand ist allerdings sehr hoch.

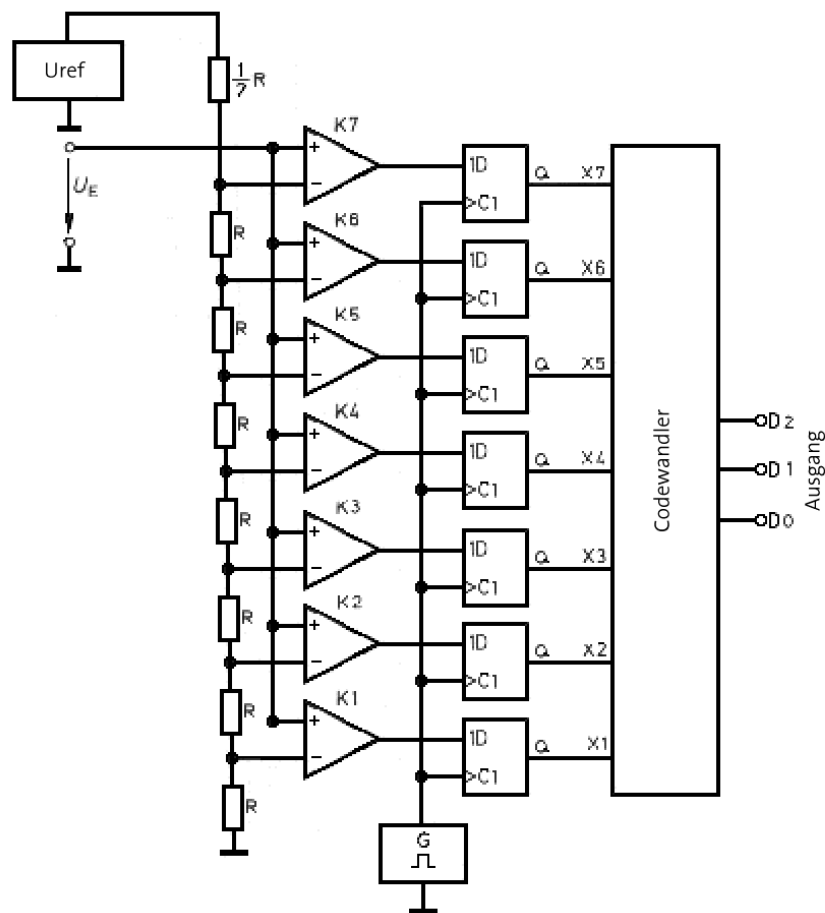


Bild 1.10: Beispiel: 3-Bit-A/D-Flashwandler

Der **Parallel-A/D-Wandler**, auch als „Flash-A/D-Wandler“ bezeichnet, vergleicht die anliegende Analogspannung in einer Reihe von $2^n - 1$ Komparatoren mit $2^n - 1$ Vergleichsspannungen (bei einer Wortbreite von n). Das Prinzip ist sehr aufwändig (für einen 8-Bit-Wandler benötigt man 256 Komparatoren), allerdings auch sehr schnell. Die schnellsten Flash-Wandler erreichen Wandlungsraten im Gigahertzbereich. Eingesetzt werden solche Wandler in Digitalisierern, mit denen sehr schnelle Vorgänge aufgezeichnet werden sollen (z. B. Transientenrecorder).

Bild 1.10 zeigt beispielhaft einen 3-Bit-Flashwandler. Der Eingangsspannungsbereich wird also in $2^3 = 8$ Quantisierungsintervalle aufgeteilt. Dazu sind sieben Komparatoren nötig. Deren Spannungsschwellen beziehen sie aus einer Referenzspannungsquelle. Die Komparatorzustände werden durch

eine Codewandlung in den entsprechenden dualen Zahlenwert umgewandelt. Oft sind den Komparatoren flankengetriggerte D-Flipflops nachgeschaltet, so dass sich der Eingangswert zu einem definierten Zeitpunkt von den Komparatoren übernehmen lässt.

1.3.4 Wägeverfahren

Beim **Wäge- oder Kompensationsverfahren** (sukzessive Approximation) wird die Eingangsspannung in einem Komparator mit einer Vergleichsspannung verglichen, die durch einen D/A-Wandler erzeugt wird. Die vereinfachte Schaltung zeigt Bild 1.11.

Im Logikteil wird der Digitalwert der Vergleichsspannung generiert und der Ausgang des Komparators beobachtet. Die Vergleichsspannung kann durch unterschiedliche Strategien variiert werden:

- Bei der einfachen Abzählstrategie wird der Digitalwert, bei 0 beginnend, so lange hochgezählt, bis der Komparatorausgang von logisch 0 auf 1 wechselt. Diese Strategie ist die langsamste.
- Beim Nachlaufverfahren wird abhängig vom Komparatorausgang ein Zähler inkrementiert oder dekrementiert, bis der richtige Wert erreicht ist. Dieses Verfahren ist gut geeignet bei langsam veränderlichen Eingangswerten.
- Beim Intervallschachtelungsverfahren (sukzessive Approximation, siehe Bild 1.11) werden, beim höchstwertigen Bit beginnend, alle Bits nacheinander getestet und je nach Reaktion des Komparators das jeweilige Bit des Ausgangswerts auf 0 oder 1 gesetzt. Der Eingangswert wird durch die fortgesetzte Halbierung des Intervalls im Gegensatz zu den beiden vorgenannten Verfahren immer mit einer festen Anzahl von Schritten erreicht. Voraussetzung ist, dass die Eingangsspannung während der Messung konstant bleibt. Dies wird im Allgemeinen durch eine vorgeschaltete „Sample-and-Hold“-Schaltung erreicht.

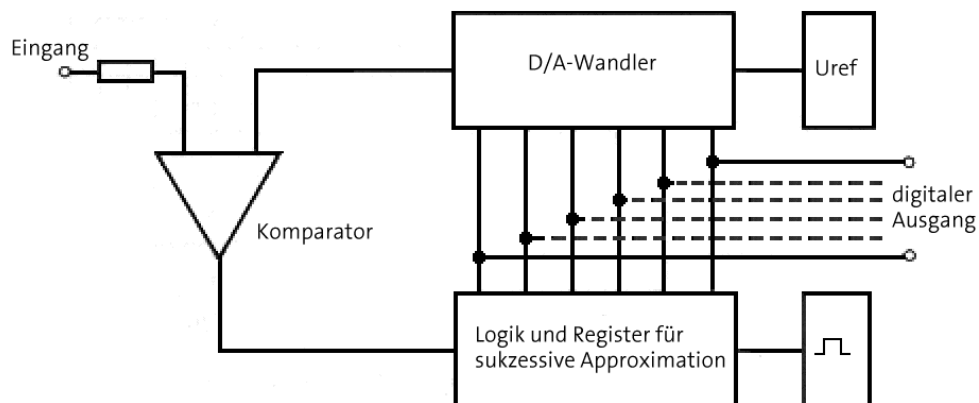


Bild 1.11: A/D-Wandler nach dem Wägeverfahren

Programme für solche Wandler müssen zunächst eine A/D-Wandlung starten und anschließend eine festgelegte Mindestzeit (Wandlungszeit) oder ein Fertig-Signal abwarten. Erst dann darf der Digitalwert eingelesen werden. Die Wandlungszeit liegt in der Regel zwischen 1 und 100 μs .

Häufig ist einem A/D-Wandler ein Analogmultiplexer vorgeschaltet, der zwischen mehreren Eingängen umschalten kann.

1.3.5 Sample-and-Hold-Schaltung

Die Sample-and-Hold-Schaltung (Abtast- und Halte-Schaltung, Bild 1.12) entnimmt dem Eingangssignal in periodischen Abständen Abtastwerte (Samples) und speichert diese in einem Halteglied für eine gewisse Zeit. Diese Speicherung ist notwendig, wenn die Änderung der Signalamplitude zu schnell für den Wandler erfolgt. Als Speicher dient in der Regel ein hochwertiger, verlustarmer Kondensator. Der von der Abtastfrequenz gesteuerte Schalter (realisiert durch einen FET) schließt für kurze Zeit, und der Kondensator C wird auf die zum Abtastzeitpunkt anliegende Eingangsspannung geladen. Öffnet der Schalter, bleibt der Spannungswert für die Dauer der Messung erhalten. Der

nachgeschaltete Operationsverstärker besitzt einen sehr hohem Eingangswiderstand, damit die Spannung am Kondensator für die Dauer der Messung möglichst konstant bleibt. Gleichzeitig müssen die Ladezeiten für den Kondensator möglichst kurz sein.

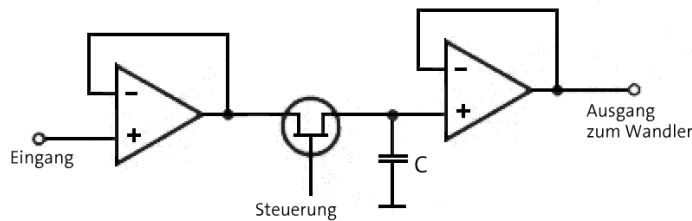


Bild 1.12: Prinzip einer Sample-and-Hold-Schaltung

1.3.6 Zählverfahren

Bei den verschiedenen zählenden Verfahren wird abgezählt, wie oft die Quantisierungsspannung ULNB als Referenzgröße aufsummiert werden muss, um der Eingangs-spannung U_e zu entsprechen. Das Ergebnis ist also die Anzahl der Schritte. Da entsprechende Integrierte Schaltungen mit einfachen Mitteln verwirklicht werden können, sind entsprechende ADCs besonders wirtschaftlich. Ihr Hauptanwendungsbereich erstreckt sich auf digitale Multimeter (Vielfachmeßinstrumente). Nachteilig sind die langen Messzeiten (im ms-Bereich). Daher eignen sich die ADU aus dieser Gruppe nicht zur Momentanwertmessung von dynamischen Signalen.

Der **Einzelrampen-Umsetzer** (Single Slope Verfahren) oder auch Sägezahnumsetzer zeichnet sich durch eine besonders einfache Bauweise aus. Es wird als Referenzspannung eine linear ansteigende Sägezahnspannung benutzt. Mit Hilfe zweier Komparatoren erfolgt ein Vergleich der Sägezahnspannung U_s mit der Messspannung U_e sowie dem Bezugspegel des Eingangssignals. Der Zählvorgang wird gestartet, wenn die Sägezahnspannung gleich dem Bezugspegel ist und er wird gestoppt, wenn die Sägezahnspannung gleich U_e ist. Die lineare Sägezahnspannung kann durch die folgende Gleichung beschrieben werden:

$$U_s(t) = (U_{ref} * t) / \tau - U_0 \quad (1.8)$$

Der Parameter τ ist die Zeitkonstante des Integrators, der zur Bildung von U_s benutzt wird, U_0 kennzeichnet den Anfangswert der Sägezahnspannung. Wie man an der Formel sieht, geht die Zeitkonstante τ voll in die Messgenauigkeit ein. Da τ meistens durch ein RC-Glied bestimmt wird, ist τ temperatur- und alterungsabhängig. Genauigkeiten unter 0,1% sind daher mit diesem Verfahren kaum möglich (Bild 1.13).

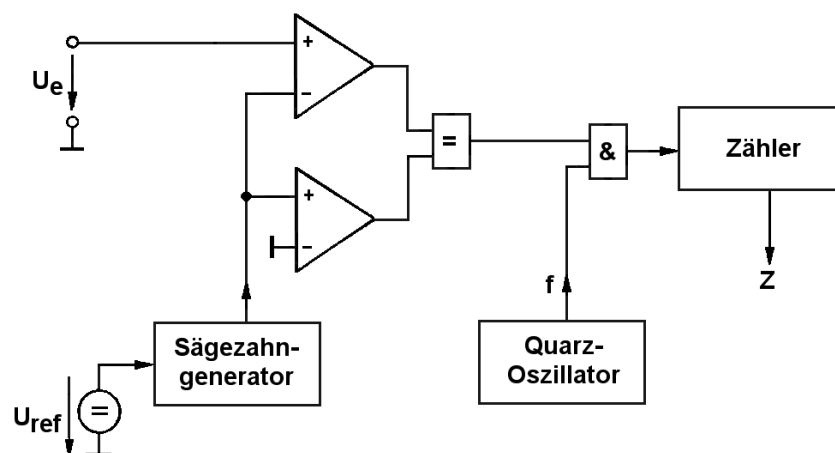


Bild 1.13: A/D-Wandler nach dem Single-Slope-Verfahren

Die Hauptnachteile des Sägezahnumsetzers, nämlich die Abhängigkeit des Meßfehlers von der Genauigkeit der Oszillatorfrequenz und der Zeitkonstanten τ sowie der Linearität der Sägezahnspannung U_s werden beim Zwei-Rampen-Umsetzer vermieden. Da hierbei eine doppelte Integration er-

folgt, spricht man auch vom Dual-Slope-Verfahren. Bild 1.14 verdeutlicht das Arbeitsprinzip einer derartigen Schaltung.

Im Ruhezustand ist S3 geschlossen. Der Kondensator ist sicher entladen. In der ersten Phase wird der Kondensator während einer festen Zeit mit der Eingangsspannung geladen. Die Zeit entspricht meistens dem maximalen Zählerwert Z_{max} . S1 ist geschlossen, S2 und S3 sind offen. In der zweiten Phase wird der Kondensator mit der entgegengesetzt gepolten Referenzspannung wieder entladen. (S1 und S3 offen, S2 geschlossen). Dabei wird mit einem Zähler die Zeit gemessen, bis der Kondensator wieder vollständig entladen ist. Diese Zeit (Z) ist proportional zur Eingangsspannung. Der Zählerstand berechnet sich nach folgender Formel:

$$Z = \frac{(Z_{max} + 1) * U_e}{U_{ref}} \quad (1.9)$$

Wie man sieht, treten die Zeitkonstante τ und die Taktfrequenz f in der Formel gar nicht mehr auf. τ und f müssen nur während der Wandlungszeit konstant bleiben. Daher erreicht man Genauigkeiten bis 0,01%. Zudem ist dieses Verfahren robust gegenüber Störungen (z. B. Rauschen). Nachteilig ist vor allem die langsame Umsetzungszeit von 10 bis 500 ms, die nur wenige Messungen pro Sekunde erlaubt.

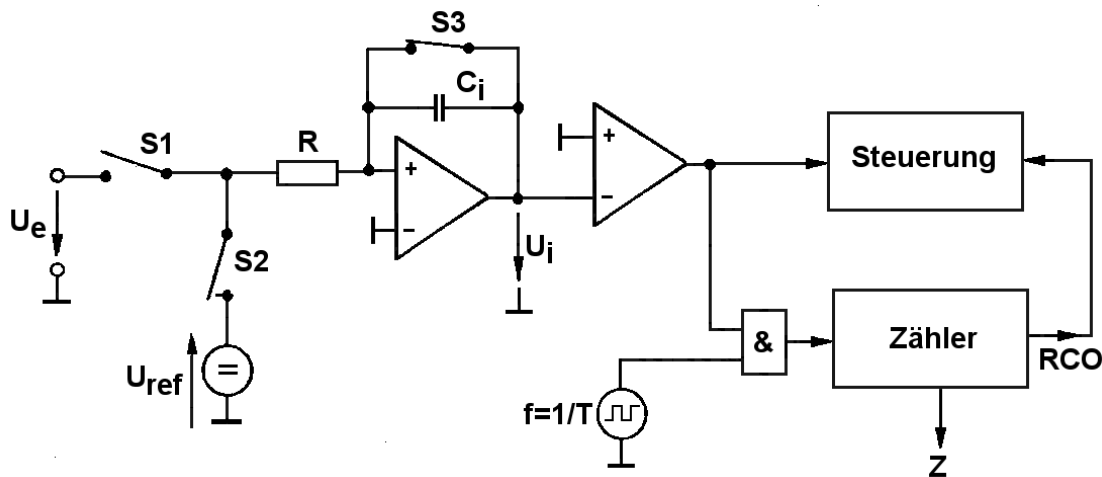


Bild 1.14: A/D-Wandler nach dem Dual-Slope-Verfahren

1.3.7 Sigma-Delta-Wandler

Diese Wandler (auch „ $\Sigma\Delta$ -Wandler“ oder „Oversampling-Wandler“ genannt) basieren prinzipiell auf Delta-Modulatoren, wie sie beispielsweise in der Nachrichtentechnik Verwendung finden, haben aber einen zusätzlichen Integrator am Eingang. Dadurch können nicht nur Spannungsänderungen, sondern auch Gleichspannungen erfasst werden. Die Arbeitsweise soll am Blockschaltbild 1.15 erläutert werden. Integrator 1 befindet sich am Eingang, ein weiterer Integrator 2 in der Rückführung eines Komparators. Ein digitales Filter (Tiefpass) bildet den Ausgang. Der Komparator liefert am Ausgang +1 oder -1 und arbeitet daher als 1-Bit-ADC. Integrator 1 bildet eine beispielsweise konstante Eingangsspannung U_e als eine zu ihrer proportionalen Steigung ab. Diese wird durch den Komparator mit einer durch Integrator 2 rekonstruierten Eingangsspannung U_{e*} verglichen und liefert je nachdem eine Folge von +1 oder -1, deren Mittelwert proportional der Eingangsspannung ist.

Die Eingangsspannung $U_e = 0$ erzeugt am Ausgang des Integrators 1 ebenfalls 0. Dann liefert die Ausgangsfolge des Komparators abwechselnd +1 und -1, also den Mittelwert $M = 0$. Je größer die Messspannung ist, desto größer wird die Steigung am Ausgang von Integrator 1 und desto häufiger ist die +1 in der Ausgangsfolge vertreten. Das digitale Filter erzeugt aus der hochfrequenten 1-Bit-Folge eine niederfrequente Folge von n-Bit-Datenworten. Das Messprinzip des $\Sigma\Delta$ -Umsetzers unterscheidet sich damit von den oben beschriebenen Wandlern, denn diese liefern bei einer möglichst hohen Abtastfrequenz (begrenzt durch das Abtasttheorem) jeweils ein vollständiges Codewort.

Der $\Sigma\Delta$ -Wandler hat gegenüber anderen einige Vorteile:

- Derzeit liefert dieses Verfahren die höchsten verfügbaren Auflösungen.

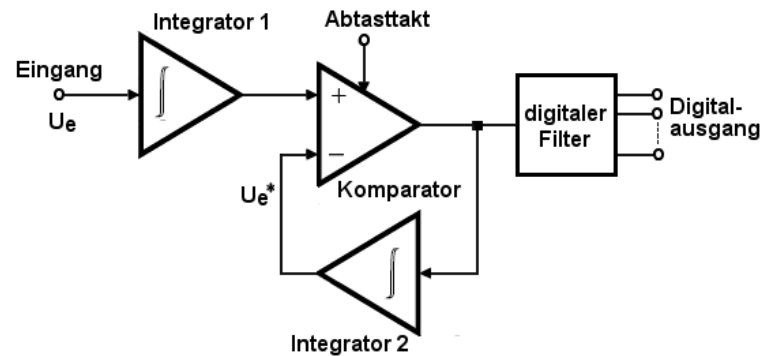


Bild 1.15: Blocksckaltung eines Sigma-Delta-Wandlers

- Er kann nahezu völlig aus digitalen Komponenten aufgebaut werden. Die Anforderungen an die 1-Bit-Sektion sind nicht sehr hoch.
- Dieses Prinzip liefert immer eine monotone Quantisierungskennlinie.
- Wegen der sehr hohen Abtastfrequenz kommt der $\Sigma\Delta$ -Wandler generell ohne Sample-and-Hold-Glied aus.
- Er wirkt für das Eingangssignal wie ein Tiefpass, für das Quantisierungsfehlersignal jedoch wie ein Hochpass. Der digital arbeitende Tiefpass eliminiert erhebliche Teile davon und kann so dimensioniert werden, dass er beispielsweise 50-Hz-Störungen („Netzbrummen“) unterdrückt.

Nachteilig ist, dass wegen des Mittelwert bildenden digitalen Filters eine große Latenzzeit zwischen dem ersten Abtastwert und dem ersten Codewort auftritt. Daher eignet sich dieser ADC nicht zum Multiplexbetrieb für mehrere Signalquellen und der Sigma-Delta-Wandler arbeitet gegenüber Flash-Umsetzern langsam.

$\Sigma\Delta$ -Wandler haben sich mit Auflösungen von 16 Bit in der Verarbeitung von Audiosignalen etabliert. Weiterhin wird dieses Verfahren in der Telemetrie und zur präzisen Überwachung langsam veränderlicher Signale eingesetzt, beispielsweise bei Dehnmessstreifen. Bild 1.16 zeigt den Messverlauf bei einer großen und einer kleinen Spannungsdifferenz.

In Mikrocontrollern werden Sie in der Regel Wandler finden, die nach dem Prinzip der sukzessiven Approximation arbeiten, seltener Flash-Wandler oder Sigma-Delta-Wandler. Die nach einem Zählverfahren arbeitenden Wandler findet man eigentlich nur bei Low-Cost-Spezialcontrollern, die für den Einsatz in Multimetern etc. vorgesehen sind.

1.3.8 Konversionsfehler

Bei idealer Konversion weichen analoge Spannung und Digitalwert höchstens um die halbe Quantisierungseinheit voneinander ab. Bei der sukzessiven Approximation treten vereinzelt *Quantisierungsfehler* auf, weil die Quantisierungssprünge nicht den einzelnen Teilspannungen entsprechen (es sind ja vielmehr die Intervalle $2^{n-1}, 2^{n-2}, \dots, 2^1, 2^0$). Toleranzen im internen D/A-Wandler führen zu Nicht-linearitäten.

Neben den Quantisierungsfehlern, die sich in der Bitebene abspielen, können durch das Zusammenwirken aller Schaltungsteile zusätzliche Fehler auftreten, die ihre Wirkung auf der gesamten Konversionslinie haben. Fehler entstehen häufig, weil die Eingangsverstärker nicht die richtige Verstärkung zeigen oder die Referenzspannungen falsch bewertet sind. In diesen Fällen erhält man einen *Verstärkungsfehler*, der mit steigendem Eingangswert immer stärker abweicht.

Sobald ein Verstärker nicht richtig auf den Nullpunkt abgeglichen ist oder ein Komparator eine Differenzspannung zusätzlich zum Vergleichswert addiert, entsteht ein *Offsetfehler*. Alle konvertierten Werte sind in diesem Fall gegen den wahren Messwert verschoben. Besonders hinterhältig sind *Nicht-linearitäten*, die weder im Nullpunkt noch beim Spannungsmaximum in Erscheinung treten. Lediglich in unterschiedlichen Bereichen weicht die Konversionsgröße vom Messwert ab. Derartige Fehler treten immer dann auf, wenn ein A/D-Wandler oder ein D/A-Wandler zwar richtig abgeglichen wurde, aber durch den internen Aufbau eine nichtlineare Kennlinie eines Elements enthält.

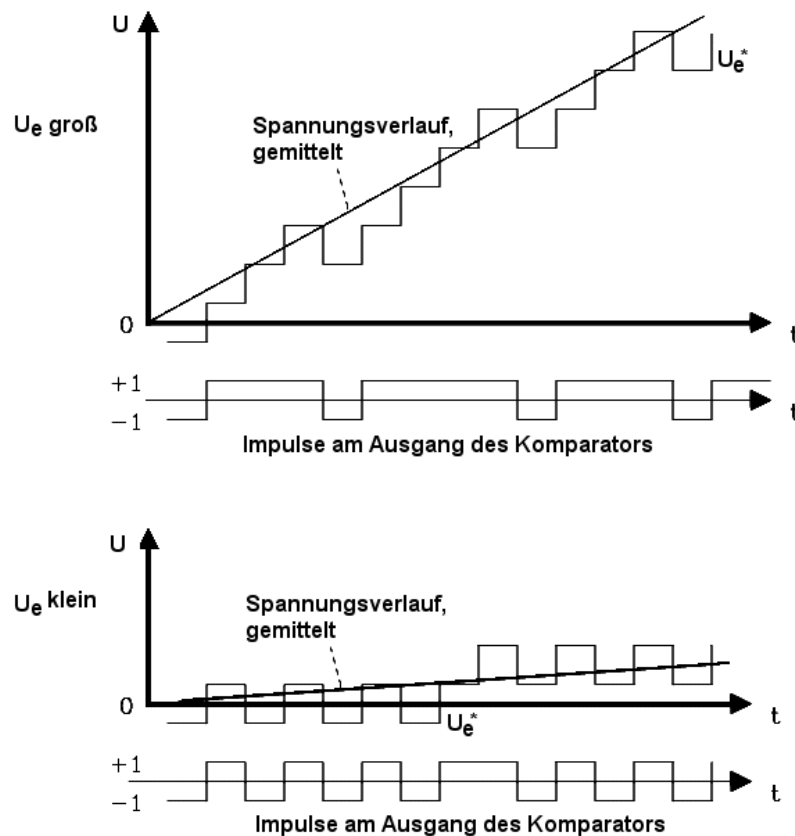


Bild 1.16: Verschiedene Signalverläufe bei einem Sigma-Delta-Wandler

1.3.9 Realisierung von A/D-Wandlern

Mittels Komparator, A/D-Wandler und etwas Software könnten Sie schon einen A/D-Wandler realisieren. Der D/A-Wandler wird mit dem einen Komparatoreingang verbunden und die zu messende Spannung mit dem anderen. Der Komparatorausgang wird mit einem Digitaleingang verbunden. Nun kann der DAC mittels Zählverfahren oder durch sukzessive Approximation angesteuert werden, bis der Komparator umschaltet. Der ausgegebene Digitalwert ist dann proportional der analogen Eingangsspannung.

Die Alternative sind integrierte Analog-Digital-Wandler, die meist auch eine präzise Spannungsreferenz enthalten. Bei vielen Mikrocontrollern sind die Wandler bereits im Controller integriert, in der Regel haben sie 10 Bit Auflösung. Insofern sind heute A/D-Wandler mit Parallelausgang und acht bis 12 Bit Auflösung nur noch selten gefragt, weil ja auch bei einem externen Wandler recht viele digitale Eingänge des Prozessors belegt und auch das Layout der Platine aufwendiger würde.

Bei Wandlern mit noch höherer Auflösung wird das Lesen einzelner Nibbles doch recht mühsam, insbesondere wenn der Baustein weiterhin nur acht Datenleitungen besitzt. Deshalb – und weil viele Mikrocontrollersysteme mit den Portleitungen haushalten müssen – gibt es auch zahlreiche A/D-Wandler mit serielltem Ausgang.

Der MAX187 setzt analoge Spannungen im Bereich 0...5 V mit einer Auflösung von 12 Bit in einen Digitalwert um. Wie schon der zuvor besprochene Baustein besitzt der MAX187 eine interne Referenzspannungsquelle, deren Ausgangsspannung von 4,096 V bei 12 bit eine Auflösung von 1 mV zur Folge hat. Der Wandler ist relativ schnell und benötigt nur 8,5 μ s für eine komplette Konversion, was eine maximale Eingangsfrequenz von 75 kHz ermöglicht.

Der Datenaustausch erfolgt beim MAX187 über nur drei Leitungen, wobei der externe Takt maximal 5 MHz betragen kann. Die Stromaufnahme beträgt nur 2 mA, was auch eine Speisung aus der Schnittstelle zulässt. Der Aufbau des A/D-Wandlers ist in Bild 1.17 oben zu sehen. An Pin 1 (VDD) liegt die Versorgungsspannung von 5 V, an Pin 2 (AIN) gelangt das zu wandelnde Signal direkt zu einer Track-and-Hold-Stufe. Solange Pin 3 (SHDN) auf 0-Pegel liegt, befindet sich der MAX187 in einem Stromsparmodus (10 μ A). Legt man den Anschluss auf 1-Pegel oder bleibt er offen, arbeitet der Wandler normal. Bei offenem Anschluss ist die interne Referenzspannungsquelle abgeschaltet, so

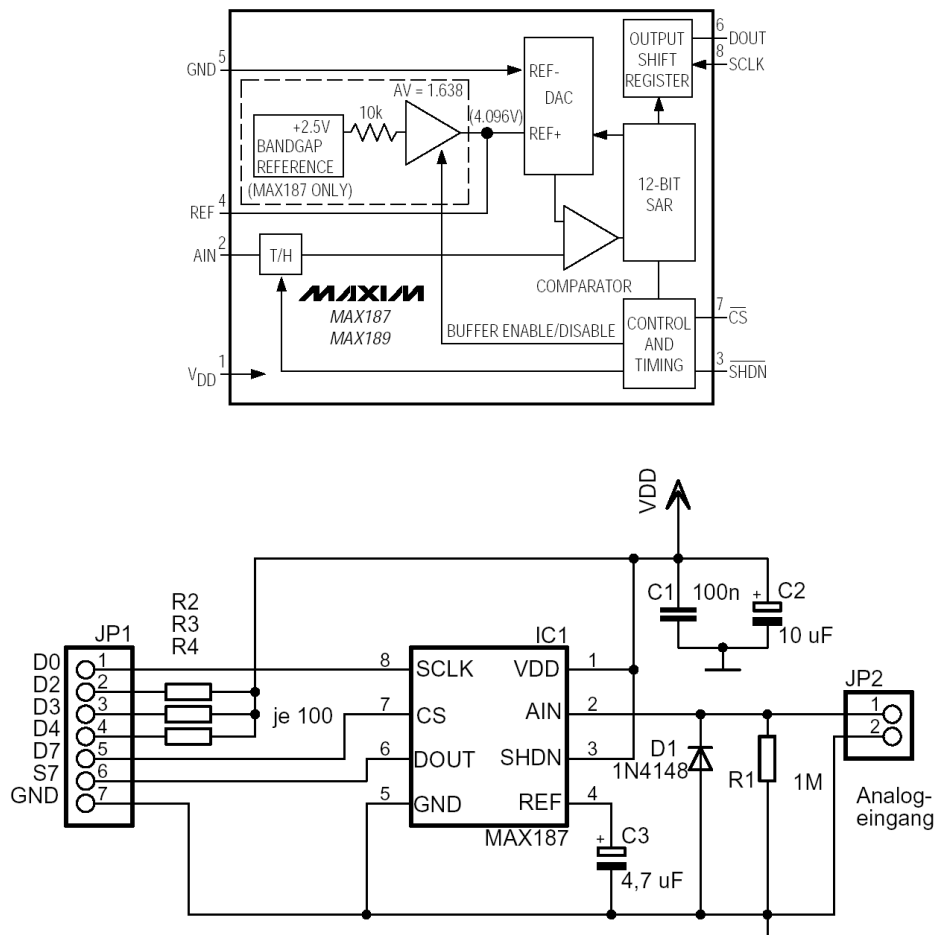


Bild 1.17: Innerer Aufbau des MAX187 (oben) und komplette Schaltung (unten)

dass man eine externe Referenz an Pin 4 anschließen kann. Ist die interne Referenz aktiv, kann man an diesem Pin 4,096 V abgreifen. Pin 5 ist der gemeinsame digitale und analoge Massepunkt. Das digitale Ausgangssignal wird im Rhythmus des Taktes an Pin 8 ($\overline{\text{SCLK}}$) an Pin 6 (DOUT) ausgegeben. Eine negative Flanke an Pin 7 ($\overline{\text{CS}}$) startet die Wandlung. Solange $\overline{\text{CS}}$ auf 1-Pegel liegt, bleibt der Datenausgang hochohmig. Der Zusammenhang der verschiedenen Steuersignale und Signale ist im Timing-Diagramm (Bild 1.18) zu sehen.

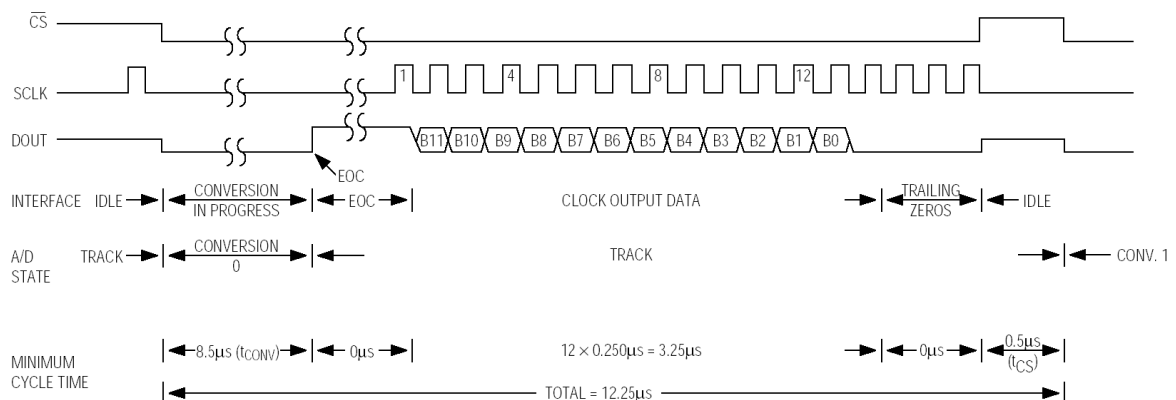


Bild 1.18: Timing des Zugriffs auf den MAX187

In Bild 1.17 unten finden Sie die komplette Schaltung des A/D-Wandlers. Die drei Kondensatoren C1, C2 und C3 entkoppeln die Betriebs- und die Referenzspannung. Am analogen Eingang befindet sich R1 als definierte Eingangsimpedanz von 1 MΩ und D1 als Sicherung gegen falsch gepolte Ein-

gangsspannungen. Der Stromverbrauch ist so niedrig, dass der Baustein aus der Druckerschnittstelle versorgt werden kann (siehe unten D2–D4). Die Belegung der aktiven PC-Anschlüsse beschränkt sich beim Datenport auf zwei Bits für Takt und Chipselect. Vom Statusport wird nur eine Leitung (Bit 7) benötigt, um die seriellen Daten zu lesen:

Port-Bit	Funktion	Port-Bit	Funktion
D0	serieller Takt (SCLK)	D2–D4	Versorgung (Vcc)
D7	Aktivieren des MAX187 ($\overline{\text{CS}}$)	S7	serielle Daten (DOUT)

Die Aufgabe der Software ist einfach: Zunächst wird das Interface eingeschaltet, indem die entsprechenden Anschlüsse der Druckerschnittstelle auf 1-Pegel gesetzt werden. Die Schaltung erhält nun eine Versorgungsspannung. Danach geht $\overline{\text{CS}}$ auf 0-Pegel und startet den Wandlungsvorgang. Nach Abschluss der Wandlung setzt der MAX187 seine Datenleitung auf 1-Pegel. Anschließend geht das Taktsignal ebenfalls auf 1-Pegel. Mit jeder nun folgenden negativen Flanke des Taktes wird ein Bit (beginnend mit dem MSB) zum Ausgang geschoben. Nach zwölf Bits ist das Ergebnis im Rechner verfügbar.

Anstelle des MAX187 könnten Sie auch den MAX186 mit acht analogen Eingängen einsetzen. Bei diesem Baustein ist es notwendig, vor der Wandlung die jeweilige Kanalnummer nebst weiteren Informationen (unipolarer oder bipolarer Betrieb, Einzel- oder Differenzeingang etc.) seriell in den Baustein zu schieben, was die Software ein wenig komplexer macht. Um das Verfahren (erst Parameter in den Baustein schieben, anschließend ein Lesezyklus, um die Ergebnisse zu erlangen) abzukürzen, kann man jeweils die Parameter der folgenden Messung in den Baustein übertragen und gleichzeitig das aktuelle Ergebnis lesen.

Maxim hat ein recht umfangreiches Sortiment verschiedenster D/A- und A/D-Wandler im Programm. Ähnliche Bausteine von Microchip, Linear Technology, Burr Brown/Texas oder Analog Devices arbeiten nach dem selben Prinzip.

Man kann aber auch mal Pech bei der Auswahl eines Bausteins haben. Der LTC1453 von Linear Technology ist für 3,3-V-Betrieb ausgelegt (ideal für Raspberry Pi) und hat ebenfalls 12 Bit Auflösung. Auf den ersten Blick schien der LTC1453 ein ganz normaler SPI-Chip zu sein - also null Probleme bei der Ansteuerung. Leider stellte sich später heraus, dass es sich nur um einen fast SPI-kompatiblen Chip handelt. Gut versteckt im Datenblatt stand der kleine Satz: „Note: CLK must be low before CS/LD is pulled low to avoid an extra internal clock pulse.“ Übersetzt heisst das:

- CS/LD auf „1“ setzen, dann 11(!) Bit ganz normal eintakten (positiver CLK-Impuls)
- Beim letzten Bit, CLK auf „1“, dann CS/LD auf „0“ und danach CLK auf „0“ setzen.

Also mussten die Bits von Hand geshiftet werden, was nicht weiter schlimm war.

```

/* LTC 1453 Pins */
#define CLK 22 /* Clock Input */
#define DIN 23 /* Data Input */
#define CS 24 /* Enable */

.
.

/*
 * 12 Bit Daten an den LTC 1453 senden
 *
 * The data on the DIN input is loaded into the shift register
 * on the rising edge of the clock. The MSB is loaded first. The
 * DAC register loads the data from the shift register when
 * CS/LD is pulled high. The CLK is disabled internally when
 * CS/LD is high. Note: CLK must be low before CS/LD is
 * pulled low to avoid an extra internal clock pulse.
 */
void SetData(unsigned int value)
{
    int i;
    /* CS muss LOW sein */
    GPIO_Write(CS, LOW);
    /* shift MSB ... LSB (MSB zuerst) */

```

```

for(i = 11; i >= 0; i--)
{
  /* set data bit, check MSB */
  if (value & 0x800)
    GPIO_Write(DIN, HIGH);
  else
    GPIO_Write(DIN, LOW);
  value = value << 1;
  /* CLK-Impuls senden und bei
    Bit 0 CS/LD-Impuls auf HIGH.
    (siehe Datenblatt) */
  GPIO_Write(CLK, HIGH);
  if (i == 0) GPIO_Write(CS, HIGH);
  GPIO_Write(CLK, LOW);
}
GPIO_Write(CS, LOW);
}

```

Neben dem einfachen SPI-ähnlichen Ausgabeprinzip finden sich inzwischen auch zahlreiche Wandler mit I²C-Schnittstelle. Der D/A-Wandler MCP4725 von Microchip wird beispielsweise über den I²C-Bus angesteuert. Er kann die Spannungen zwischen 0 und der Versorgungsspannung ausgeben und hat eine Auflösung von 12 Bit. Bei 5 V Versorgungsspannung ist das eine Auflösung von ca. 1,2 mV pro Bit. Sofern eine Bibliothek für I²C vorliegt, wie etwa beim Arduino oder Raspberry Pi, ist die Programmierung denkbar einfach:

```

void put_mcp4725(int wert)
{
  // Wert auf 0 bis 4095 begrenzen
  if (wert < 0) wert = 0;
  if (wert > 4095) wert = 4095;
  I2C_beginTransmission(MCP4725);
  I2C_write(64); // Kommando Update DAC
  I2C_write(wert >> 4); // die 8 höherwertigen Bits
  I2C_write((wert & 15) << 4); // die 4 niederwertigen Bits
  I2C_endTransmission();
}

```

1.3.10 Eingangsbeschaltung A/D-Wandlern

In der Regel können Analogeingänge von Mikrocontrollern nur positive Spannungen bis zur Höhe der Referenzspannung messen. Deshalb muss oft der Eingangsspannungsbereich eines A/D-Wandlers an die Ausgangsspannung eines Sensors angepasst werden. Ist die Sensorspannung niedriger als die maximale Eingangsspannung des Wandlers, kann diese mit einem Operationsverstärker passend verstärkt werden. Ist die Sensorspannung jedoch größer als die Eingangsspannung des Controllers, etwa bei den industriüblichen 0 ... 10 V, muss ein passender Spannungsteiler vorgeschaltet werden. Dieser Spannungsteiler muss lediglich ausreichend niederohmig für den Analogeingang sein und gleichzeitig ausreichend hochohmig für den Sensorausgang gehalten werden. Es versteht sich von selbst, dass nur Metallschichtwiderstände mit einer Toleranz von 1% oder besser verwendet werden. Auch die Referenzspannung des Wandlers muss sauber geregelt sein.

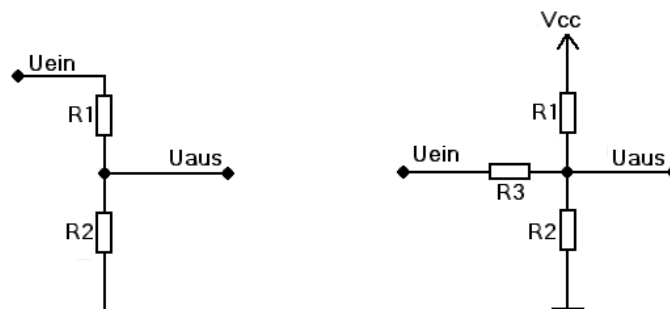


Bild 1.19: Spannungsteiler am Controllereingang

Durch den Spannungsteiler (Bild 1.19 links) wird eine größere Eingangsspannung linear in eine kleinere Ausgangsspannung umgesetzt. Der mathematische Zusammenhang ist in der ersten Formel

unten dargestellt. Die Berechnung von R1 und R2 ist dann einfach. Es wird ein geeigneter Wert für R1 oder R2 gewählt und dann die Formel nach dem noch fehlenden Wert R1 bzw. R2 umgestellt.

$$U_{aus} = U_{ein} * \frac{R2}{R1 + R2} \quad (1.10)$$

$$R2 = R1 * \frac{U_{aus}}{U_{ein} - U_{aus}} \quad (1.11)$$

$$R1 = R2 * \frac{U_{ein} - U_{aus}}{U_{aus}} \quad (1.12)$$

Sollen auch negative Spannungen gemessen werden, muss der Nullpunkt des Messbereichs so verschoben werden, dass der Analogeingang nur eine positive Spannung erhält. Dazu wird der Spannungsteiler erweitert wie in Bild 1.19 rechts. Die Referenzspannung V_{cc} erlaubt es, den Nullpunkt in die Messbereichsmitte des A/D-Wandlers zu verschieben, so dass auch negative Spannungen gemessen werden können. Ein Eingangswert eines 10-Bit-ADC von 0 bedeutet dann den negativen Maximalwert, ein Eingangswert von 1023 den positiven Maximalwert. Der Nullpunkt liegt in der Mitte bei 512. Er gilt dann:

$$\frac{U_{aus}}{R2} = \frac{U_{ein} - U_{aus}}{R3} + \frac{V_{cc} - U_a}{R1} \quad (1.13)$$

Werden in diese Formel für U_{ein} und U_{aus} die entsprechenden Minimal- und Maximalwerte eingesetzt und dann für R2 ein sinnvoller Wert vorgegeben, erhält man zwei Gleichungen aus denen sich R1 und R3 berechnen lassen. Mit den Werten R_a und R_b nach folgender Formel:

$$R_a = \frac{R3 * R2}{R3 + R2} \quad (1.14)$$

$$R_b = \frac{R3 * R2}{R3 + R2} \quad (1.15)$$

ergibt sich dann der Zusammenhang:

$$U_{aus} = \frac{U_{ein} * R_a}{R_a + R3} + \frac{V_{cc} * R_b}{R_b + R1} \quad (1.16)$$

Die Eingangsspannungsquelle, also der Sensor, sollte einen geringen Innenwiderstand haben, da andernfalls Messfehler entstehen. Als Faustregel kann man annehmen dass der Innenwiderstand des Sensors höchstens 1% vom Eingangswiderstand des Spannungsteilers haben sollte, damit auch der Messfehler unter 1% bleibt. Deshalb ist R2 möglichst groß zu wählen. Gegebenenfalls muss ein Operationsverstärker als Impedanzwandler eingesetzt werden.

Die Sensorspannung U_s errechnet sich dann unter Berücksichtigung der Auflösung A des A/D-Wandlers (in Bit) zu:

$$U_s = \frac{U_{aus} * (U_{ein_{max}} - U_{ein_{min}})}{(2^A)} + U_{ein_{min}} \quad (1.17)$$

Dazu ein Beispiel. Es sei $U_{ein_{max}} = 10 \text{ V}$, $U_{ein_{min}} = -10 \text{ V}$ und die Auflösung 10 Bit. Dann ergeben sich folgende Grenzwerte:

U_{ein}	A/D-Wert
-10 V	0
0 V	512
+10 V	1023

In C umgesetzt lautet die Formel dann:

```

...
/* Minimalwert des Sensors */
#define Umin -10.0
/* Maximalwert des Sensors */
#define Umax 10.0
/* Aufloesung 10 Bit --> 1024 */
#define Res 1024

...

Uaus = (float)(Uein*(Umax - Umin)/Res) + Umin;
...

```

Mit geringem Mehraufwand kann man die Problematik des Eingangswiderstandes beseitigen. Ein Operationsverstärker bietet hier die Lösung. Er hat einen sehr hohen Eingangswiderstand, insbesondere wenn es sich um einen Operationsverstärker mit FET-Eingangsstufe handelt. Er bietet zudem einen niedrigen Ausgangswiderstand und hat bis auf die maximale Betriebsspannung keine Einschränkungen bezüglich der Werte für die Ein- und Ausgangsspannungen. Bild 1.20 zeigt die Schaltung.

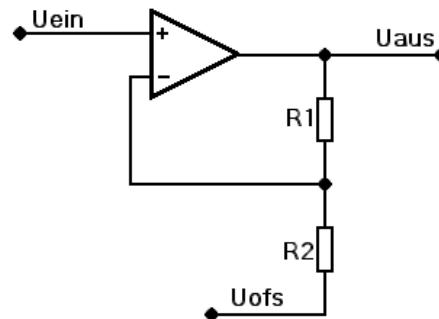


Bild 1.20: Spannungsteiler mit Operationsverstärker

Für die Berechnung der Ausgangsspannung U_{aus} ergibt sich nun:

$$U_{aus} = U_{ofs} + (U_{ein} - U_{ofs}) * \left(1 + \frac{R1}{R2}\right) \quad (1.18)$$

2

Messung von Spannung, Strom und Widerstand

Die in der Überschrift aufgeführten Größen nehmen beim Erfassen physikalischer¹ Daten sicher eine Sonderrolle ein – schon weil sich Spannungs- und Stromwerte mit einem D/A-Wandler direkt erzeugen oder mit einem A/D-Wandler direkt erfassen lassen. Der Widerstand als Quotient von Spannung und Strom gehört auch in diese Gruppe. Nicht zuletzt liefern viele Sensoren einen Widerstandswert, der sich abhängig von einer anderen physikalischen Größe ändert.

Bei der industriellen Messwerterfassung spielt oft auch noch die Normierung des Ausgangssignals eine wichtige Rolle. Der Verstärker bzw. Messumformer soll ein normiertes Ausgangssignal für die nachgeschalteten Geräte wie Regler, AD-Wandler etc. liefern. Die häufigsten Formen der Normierung sind

- ein eingepprägter von 0–20 mA oder 4–20 mA oder
- eine eingepprägte Spannung von 0–10 V oder ± 10 V.

Das Erfassen von Spannungswerten erfolgt normalerweise mittels A/D-Wandler. Die höchstmögliche Eingangsspannung ist kleiner oder gleich der Referenzspannung des Wandlers. Bei Verwendung der internen Referenz sind Sie an den Wert gebunden, den der Hersteller vorgibt. Nehmen Sie alternativ eine externe Referenz, wird die Schaltung komplexer, und gegebenenfalls spielt auch die Auflösung eine Rolle. Außerdem bräuchten Sie unter Umständen für verschiedene Sensoren unterschiedliche Referenzspannungen. Daraus ergibt sich, dass bei Messungen fast immer noch eine Schaltung zur Anpassung des A/D-Wandlers an die zu erwartende Eingangsspannung nötig ist (sonst wäre ja auch der Abschnitt über Operationsverstärker sinnlos gewesen). Bei den besprochenen A/D-Umsetzern (und zahlreichen anderen) liegt die maximale Eingangsspannung zwischen ca. 1 und 4 V. Sind wesentlich kleinere Spannungen zu messen, hilft ein vorgeschalteter OPV. Bei größeren Eingangsspannungen ist ein Spannungsteiler notwendig. Zur Messung von Strömen wird in der Regel die Spannung über einem (möglichst kleinen) Shunt-Widerstand gemessen. Widerstände lassen sich ebenfalls durch Strommessung unter Zuhilfenahme einer Spannungsquelle bestimmen. Auch die im vorhergehenden Kapitel behandelten Messbrücken- und Differenzverstärker kommen bei Bedarf zum Einsatz.

2.1 Präzisions-Widerstands-Vorteiler

Der Aufbau von so einfachen Dingen wie einem Präzisions-Spannungsteiler kann urplötzlich problematisch werden – dann nämlich, wenn Sie die benötigten Bauteile nirgendwo bekommen. Darum beginnt alles mit einem Spannungsteiler, für den nur ganz normale Widerstände nötig sind. Es versteht sich, dass in Spannungs- und Stromteilern 1%-Widerstände eingesetzt werden müssen. Betrachten

¹„physikalisch“ oder „physisch“, das ist hier die Frage – ich bleibe mal bei der „Physik“.

wir dazu einen einfachen Vierfach-Spannungsteiler mit einem Gesamtwiderstand von $1\text{ M}\Omega$ (Bild 2.1 linke Seite). Zum Bau sind vier Widerstände nötig: $900\text{ k}\Omega$, $90\text{ k}\Omega$, $9\text{ k}\Omega$ und $1\text{ k}\Omega$. Nur tauchen die ersten der drei Werte leider in keiner E-Reihe auf. Mit Werten der Reihe E-96 kommt man den vorgegebenen Werten ziemlich nahe, aber eben nur nahe. Die Lösung besteht im Parallelschalten von Widerständen.

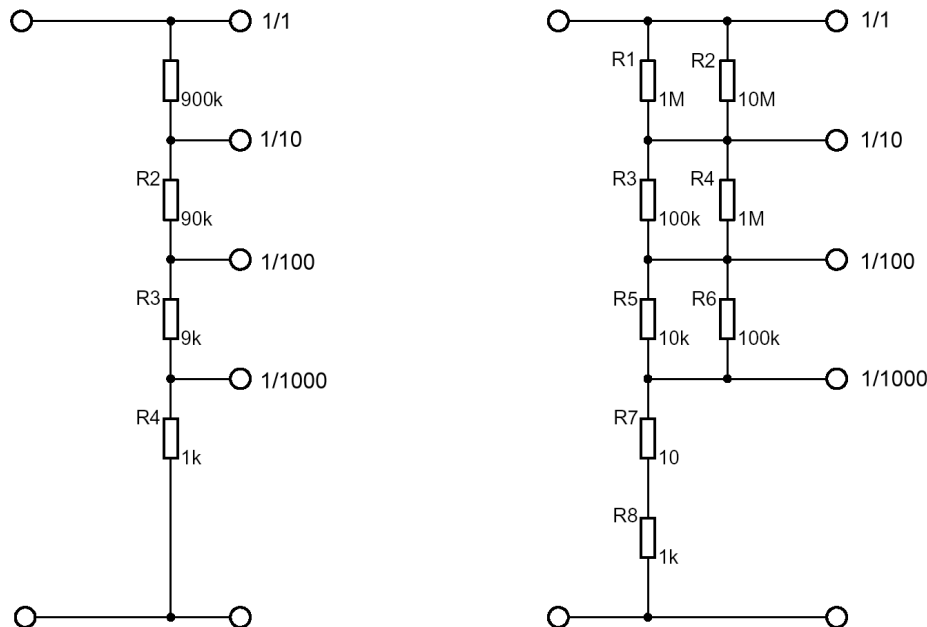


Bild 2.1: Links der Standard-Spannungsteiler mit einer Eingangsimpedanz von $1\text{ M}\Omega$ und rechts der Spannungsteiler mit leichter erhältlichen Werten

In Bild 2.1 rechts werden jeweils zwei Widerstände der Normreihe parallelgeschaltet. Gemäß der Formel $R_{ges} = (R1 * R2) / (R1 + R2)$ betragen die so zusammengestellten Widerstandswerte $909,09\text{ k}\Omega$, $90,909\text{ k}\Omega$, $9,09\text{ k}\Omega$ und $1,01\text{ k}\Omega$. Die Abweichung von den gewünschten Teilungsfaktoren ist dabei kleiner als $0,01\%$, so dass die tatsächlichen Abweichungen eher von den Bauteiltoleranzen abhängen. Die Parallelschaltung hat sogar noch einen weiteren Vorteil: Statistisch gesehen, ist die Wahrscheinlichkeit sehr gering, dass die beiden parallel geschalteten Widerstände ihre maximale Abweichung in derselben Richtung haben. Es ist also eher wahrscheinlich, dass der Gesamtwert genauer wird als der links gezeigte Spannungsteiler mit 1% -Widerständen.

Der in Bild 2.2 vorgestellte Präzisionswiderstands-Vorteiler erlaubt Spannungsmessungen von 1 V bis zu 1000 V , wobei im höchsten Bereich schon auf geeignete Bauteile (Schalter, Widerstände etc.) geachtet werden muss. Strommessungen können im Bereich von 1 A bis 1 mA vorgenommen werden. Die Schaltung besteht im Wesentlichen aus 10 Messwiderständen. R1 bis R9 sind als Parallelwiderstände (Shunts) geschaltet, an denen der über die Sicherung fließende Strom einen Spannungsabfall hervorruft, der dann gemessen wird. Dabei ist auf genügende Strombelastbarkeit der Widerstände zu achten (R1 min. 10 W). Die Ausgangsspannung liegt bei Spannungs- und Strommessung im Bereich $0 \dots 100\text{ mV}$, eine Anpassung an den Messbereich des nachfolgenden A/D-Wandlers muss mit einem entsprechend dimensionierten Operationsverstärker erfolgen.

Die Widerstände R10 bis R19 stellen einen Spannungsteiler mit konstantem Innenwiderstand von $10\text{ M}\Omega$ dar – wie oben besprochen. Der Widerstand R20 besitzt in Verbindung mit den beiden Dioden D1 und D2 reine Schutzfunktion für die angeschlossene Elektronik. Der Eingangswiderstand des angeschlossenen OPV bzw. Wandlers muss mindestens $100\text{ M}\Omega$ betragen, da er sonst mit in den Meßteiler eingeht (Stichwort: belasteter Spannungsteiler) und das Ergebnis verfälscht. Mit dem zweipoligen Schalter S1 wird zwischen Strom- und Spannungsmessung umgeschaltet, der zweifache Drehschalter S2 wählt den gewünschten Messbereich.

Auf die Schalter kann verzichtet werden, wenn Sie den Vorteiler als „Universalplatine“ konzipieren und den gewünschten Modus per Lötbrücke einstellen. In diesem Fall kann dann auch eine Hälfte

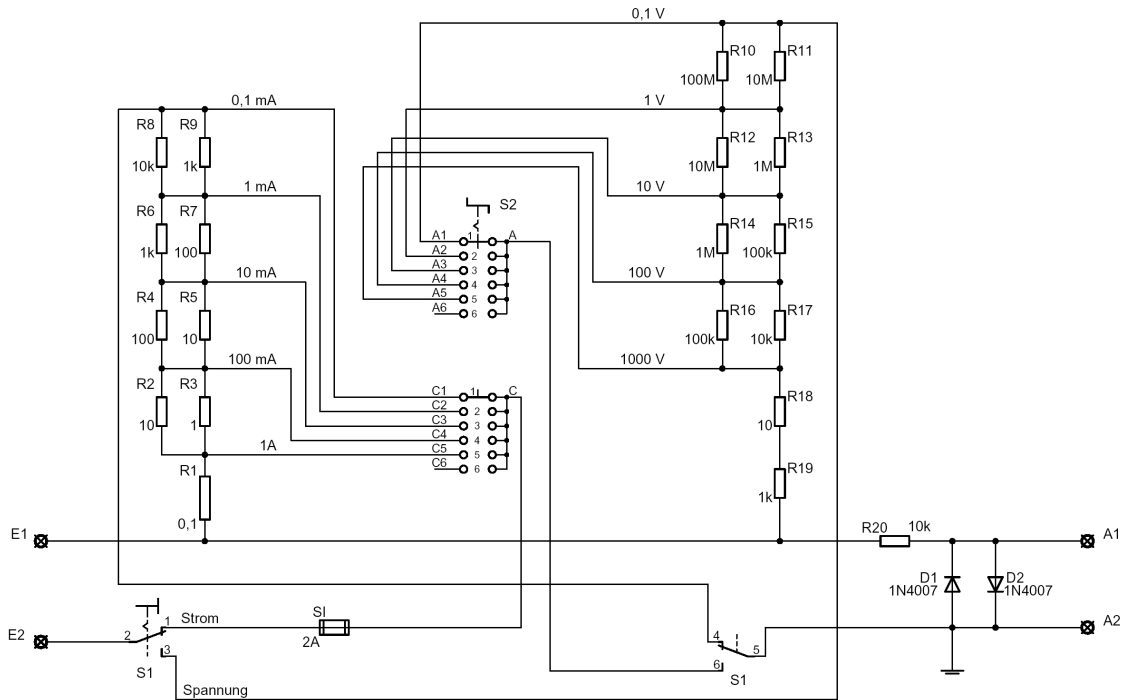


Bild 2.2: Präzisions-Widerstands-Vorteiler mit einer Eingangsimpedanz von 10 MΩ

(Strom- oder Spannungsseite) unbestückt bleiben. Im Prinzip könnte man anstelle des A/D-Wandlers auch ein Standard-Panel-Meter anschließen.

Eine Alternative bietet ein aktiver Vorteiler, der den Verstärkungsfaktor eines Operationsverstärkers festlegt. Mit einem Operationsverstärker lässt sich ebenfalls erreichen, dass bei unterschiedlichen Eingangsbereichen immer derselbe Eingangswiderstand vorliegt. Man schaltet dazu Widerstände im Gegenkoppelzweig um. Der Verstärker arbeitet in der Schaltung in Bild 2.3 invertierend. Der OPV muss mit einer bipolaren Stromversorgung betrieben werden. Bei sehr empfindlichen Messbereichen muss man für den Abgleich der Offsetspannung des OPV sorgen.

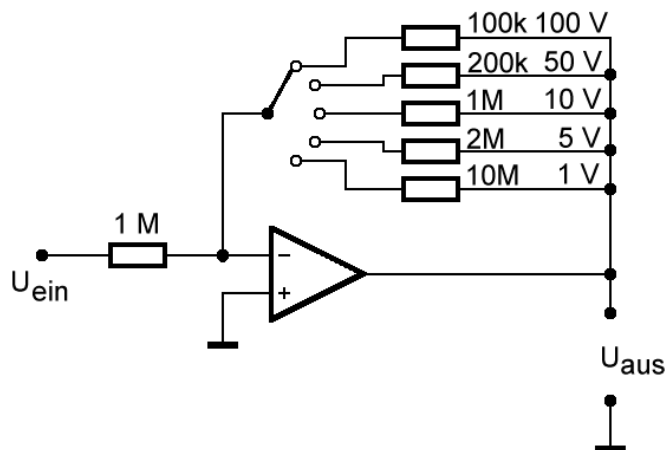


Bild 2.3: Vorteiler mit OPV (schematisch)

Tipp

Die in den Schaltplänen gezeichneten Drehschalter lassen sich natürlich durch entsprechende Relais- oder FET-Schaltungen ersetzen, so dass die Bereichsumschaltung problemlos auch per Software erfolgen kann. Sogar die Bereichswahl kann automatisiert werden: Der Rechner beginnt mit dem höchstmöglichen Bereich und schaltet dann schrittweise so weit herunter, bis der geeignete Messbereich gefunden wurde.

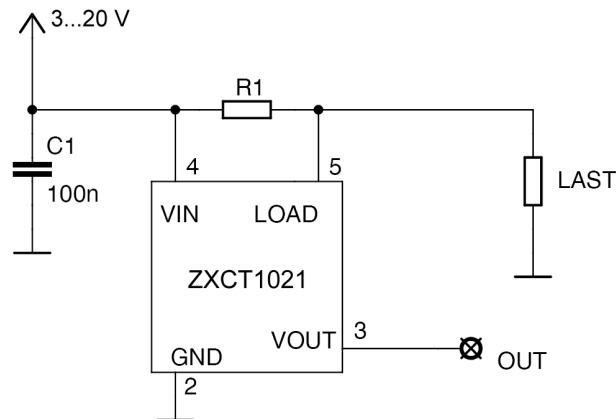


Bild 2.4: Die integrierten Stromsensoren von Zetex erfordern einen minimalen Schaltungsaufwand.

Die Firma Zetex liefert vier ICs zur Strommessung mit recht interessanten Eigenschaften. Alle ICs arbeiten mit Eingangsspannungen zwischen 2,5 und 20 Volt und lassen sich auch als Stromüberwachung und Überlastsicherung einsetzen. Zwei dieser Bausteine will ich Ihnen kurz vorstellen: ZXCT1021 und ZXCT1022. Sie verfügen über einen Spannungsausgang und benötigen lediglich einen Shunt-Widerstand R1 und den obligatorischen Siebkondensator. Bild 2.4 zeigt die spartanische Beschaltung der beiden Bausteine. Für die Dimensionierung ergibt sich:

- beim ZXCT1021: $V_{Out} = 10 * I_{Last} * R1$
- beim ZXCT1022: $V_{Out} = 100 * I_{Last} * R1$

Der Shunt kann als Leiterbahn ausgelegt werden, wobei hier auf die Strombelastbarkeit zu achten ist (Faustregel: bei 0,3 mm Breite darf maximal 1 A fließen, 1,5 mm: 2 A, 2 mm: 4 A, 3mm: 6 A und 5 mm: 8 A). Der spezifische Widerstand von Kupfer beträgt $0,0175 \Omega \text{ mm}^2/\text{m}$. Bei Standardplatinen ist die Kupfereauflage $35 \mu\text{m}$ stark. Der Querschnitt einer Leiterbahn A_{lb} berechnet sich demnach zu $35 * \text{Breite} * 10^{-6} \text{ mm}^2$. Damit lässt sich die nötige gestreckte Länge der Kupferbahn berechnen:

$$L = \frac{A_{lb} * R}{0,0175} = \frac{35 * 10^{-6} * \text{Breite} * R}{0,0175} \quad (2.1)$$

Für einen Widerstandswert von $0,1 \Omega$ und $0,2 \text{ mm}$ Leiterbahnbreite erhält man beispielsweise eine Länge von 40 mm . Durch mäanderförmige Anordnung der Leiterbahn kann man dann noch Platz sparen.

Der Baustein TSC101 von ST Microelectronics hat im Gegensatz zum Zetex-Chip einen eigenen Versorgungsspannungsanschluss (4 ... 24 V) und erlaubt ebenfalls high side Messungen, wobei die Betriebsspannung im Messkreis wesentlich höher als die Versorgung des TSC101 sein darf (bis zu 60 V). Es werden drei verschiedene Typen angeboten, die sich in ihrer Empfindlichkeit unterscheiden. Bild 2.5 zeigt auf der linken Seite die Beschaltung des TSC101 und rechts die Ausgangskennlinien der drei Typen TSC101A, TSC101B und TSC101C.

INA139 und INA169 sind unipolare High-Side-Shunt-Monitore. Eingangsspannung und Versorgungsspannungen sind unabhängig voneinander und können von $2,7 \text{ V}$ bis 40 V reichen (INA169 bis 60 V). Der Ruhestrom beträgt nur $60 \mu\text{A}$. Der Chip wandelt eine differentielle Eingangsspannung an seinen Sense-Pins in einen Ausgangsstrom um. Dieser Strom wird wieder auf eine Spannung umgerechnet, wobei ein externer Lastwiderstand die Verstärkung zwischen von 1 bis mehr als 100 einstellbar macht. Bild 2.6 zeigt die sehr übersichtliche Beschaltung.

Der für den Shunt-Widerstand R_S gewählte Wert hängt von der Anwendung ab und ist ein Kompromiss zwischen Kleinsignalgenauigkeit und maximal zulässigem Spannungsabfall in der Messleitung. Hohe Werte von R_S bieten eine bessere Genauigkeit bei niedrigeren Strömen, während niedrige Werte von R_S den Spannungsverlust in der Zuleitung minimieren. Für die meisten Anwendungen wird die beste Leistung erreicht, wenn über R_S -Wert eine Spannung von 50 mV bis 100 mV abfällt. Die maximale Shuntspannung für genaue Messungen beträgt 500 mV .

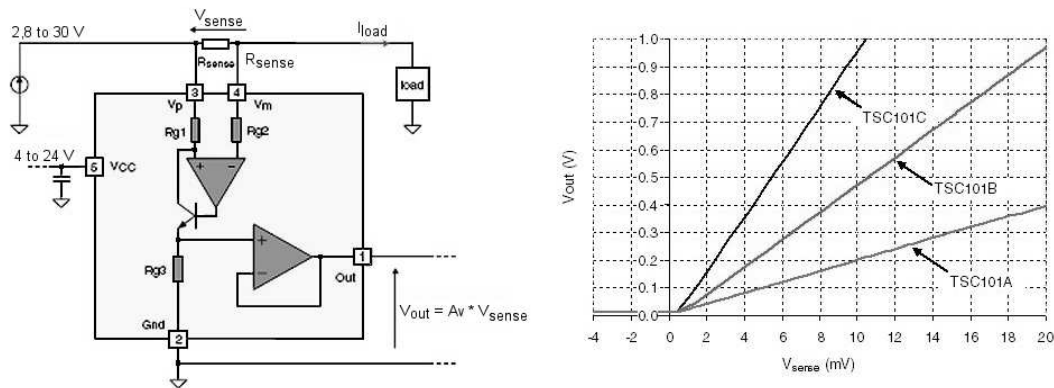


Bild 2.5: Der Stromsensor TSC101, links die Schaltung, rechts die Ausgangskennlinien (nach Unterlagen von ST Microelectronics)

RL für die Wahl des Verstärkungsfaktors wird so gewählt, dass man die gewünschte Full-Scale-Ausgangsspannung, z. B. für einen Analog-Digital-Wandler erreicht. Die Ausgangsimpedanz des INA139 ist sehr hoch, Werte von bis zu 100 k Ω für RL erlauben hohe Genauigkeit. Als Faustregel kann man für einen Verstärkungsfaktor V den Widerstand $RL = V * 100 \Omega$ setzen.

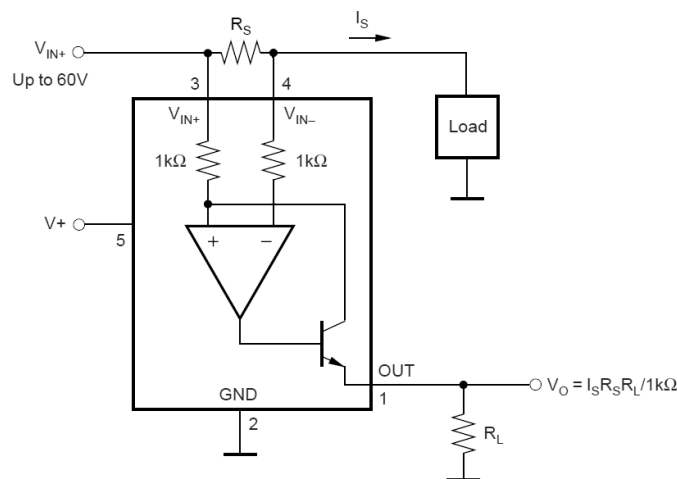


Bild 2.6: Der Stromsensor von INA139 mit Innenschaltung (nach Unterlagen von TI/Burr-Brown)

Stromsensoren wie die oben genannten sind natürlich auch von anderen Herstellern erhältlich, beispielsweise der MAX9938 vom Maxim. Die Arbeitsweise ist bei allen immer ähnlich. Die Hauptunterschiede bestehen in den verarbeitbaren Strömen (bzw. der resultierenden Ausgangsspannung), der Genauigkeit und der autonomen Stromversorgung.

2.2 Widerstandsmessung

Vielfachmessgeräte bieten meist auch mehrere Widerstands-Messbereiche. Die Widerstandsmessung beruht auf einer *Strommessung* bei *konstanter Spannung* (weshalb die Geräte eine Batterie benötigen). Die Widerstandsanzeige ist daher nicht linear. Der Endausschlag bei 0 Ω muss mit einem Potentiometer abgeglichen werden, um die unstabilierte Batteriespannung auszugleichen. Die Skala reicht in jedem Bereich bis Unendlich. Für computergestützte Messungen ist dies ein denkbar ungünstiges Konzept. Bei Digitalvoltmetern beruht die Widerstandsmessung auf einer *Spannungsmessung* bei *konstantem Strom*. Damit ergibt sich eine lineare Anzeige und eine eindeutige Grenze des Messbereichs. Ein Abgleich des Nullpunkts ist nicht erforderlich. Bild 2.7 zeigt das Schaltungsprinzip.

Für die Realisierung in der Praxis wird diese Schaltung noch etwas modifiziert. Die Schaltung nach Bild 2.8 hat einen Messbereich von 500 Ω bis 5 M Ω . Sie wird aus einer Konstantstromquelle IC1A und dem Messverstärker IC1B gebildet. Die Spannungsverstärkung von IC1B wird durch die Widerstände R3 bis R8 (Bereichswahl) und den Prüfling R_x bestimmt, der in den Gegenkopplungs-zweig geschaltet

werden. Es gilt dann:

$$\frac{R_x}{R_1} = \frac{\text{Anteil von } R_2 \text{ oberhalb des Abgriffs}}{\text{Anteil von } R_2 \text{ unterhalb des Abgriffs}} \quad (2.2)$$

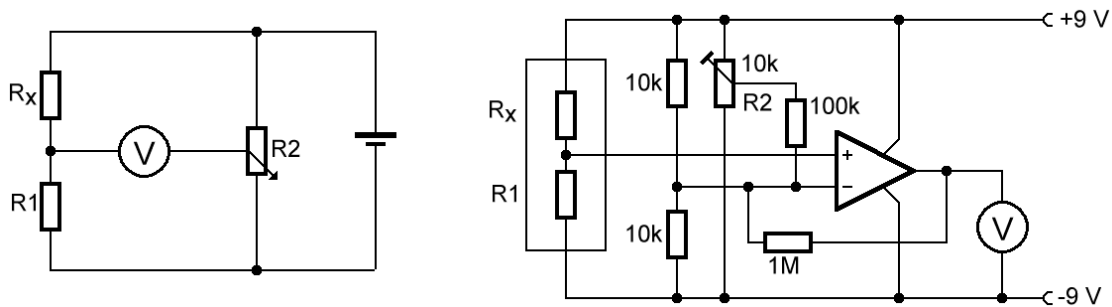


Bild 2.9: Schema einer Messbrücke

Ein lineares Potentiometer mit Skala ermöglicht es, direkt das Verhältnis der Widerstände R_x/R_1 zu bestimmen. Da die Brücke auf Null abgeglichen wurde und kein Brückenstrom fließt, wird das Messergebnis nicht durch das Messgerät beeinflusst.

Ist die Brücke nicht abgeglichen, ergibt sich für die am Voltmeter angezeigte Spannung U_v (Batteriespannung sei U_{bat}):

$$U_v = U_{bat} * \left(\frac{R_{2_{oben}}}{R_2} - \frac{R_x}{R_x + R_1} \right) \quad (2.3)$$

Ein typischer Anwendungsfall hierfür ist die Messung sehr kleiner Änderungen am Messobjekt R_x . Mit einem entsprechend genauen Voltmeter kann in einer abgeglichenen Messbrücke eine Änderung von weniger als einem Prozent auf den gesamten Messbereich gespreizt werden. In Bild 2.9 rechts wird als Beispiel die Widerstandsänderung eines Dehnmessstreifens (DMS) ausgewertet².

Die Verstärkerschaltung verwendet einen Gegenkoppelwiderstand von $1\text{ M}\Omega$ zur Festlegung der Verstärkung. Der Trimmer ermöglicht einen Feinabgleich der Brücke und erlaubt damit das Verschieben des Nullpunkts. Die Schaltung können Sie mit wenigen Änderungen an andere Fälle anpassen, bei denen ein kleines Differenzsignal verstärkt werden muss. Im nächsten Kapitel werden Sie öfter verschiedene Variationen der Messbrücken-Schaltung antreffen.

Nachteil des Subtrahierverstärkers in der Messbrücke ist sein relativ geringer Eingangswiderstand, was die Schaltung nicht für alle Sensoren geeignet erscheinen lässt. Bild 2.10 zeigt einen Subtrahierverstärker mit zwei Operationsverstärkern, deren Eingangswiderstände sehr hoch sind. Für die Verstärkung gilt:

$$U_{a1} = \left(\frac{R_2}{R_1} + 1 \right) * U_{e1} \quad U_{a2} = \left(\frac{R_4}{R_3} + 1 \right) * U_{e2} - \frac{R_4}{R_3} * U_{a1} \quad (2.4)$$

Daraus folgt:

$$U_{a2} = \left(\frac{R_4}{R_3} + 1 \right) * U_{e2} - \frac{R_4}{R_3} * \left(\frac{R_2}{R_1} + 1 \right) * U_{e1} \quad (2.5)$$

Mit $R_1 = R_4$ und $R_2 = R_3$ ergibt sich:

$$U_{a2} = \left(\frac{R_4}{R_3} + 1 \right) * (U_{e2} - U_{e1}) \quad (2.6)$$

Für die Brückenschaltung wird beispielsweise der Spannungsteiler mit dem Sensor an U_{e1} angeschlossen. Gleichzeitig wird U_{e2} über einen Spannungsteiler festgelegt. Hier kann man entweder auf einen Nullpunkt abgleichen oder einen konstanten Spannungsoffset hinzufügen, um z. B. auch negative Messwerte auf ein positives Ausgangssignal zu heben. Denkbar wäre hier sogar noch eine Temperaturkompensation als Teil des Spannungsteilers. Die verstärkte Differenzspannung kann dann an U_{a2} abgenommen und dem A/D-Wandler zugeführt werden.

²Ein DMS besteht aus einem Dünnschicht-Metallschichtwiderstand, der durch Dehnungskräfte geringfügig verlängert und damit hochohmiger wird – aber das ist Thema des Sensoren-Kapitels.

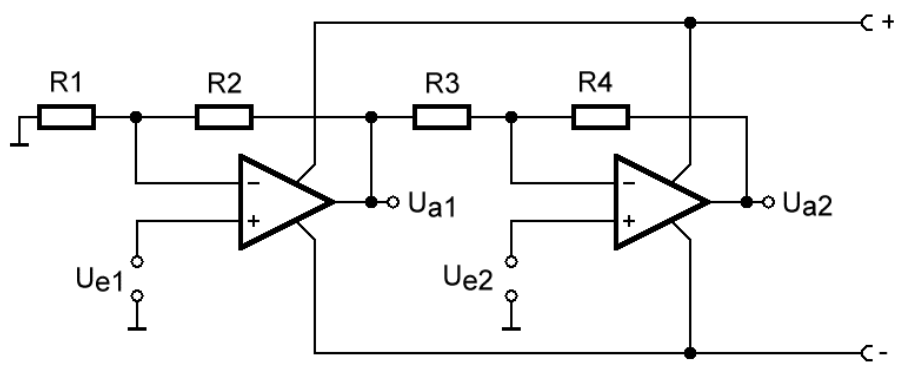


Bild 2.10: Schema der verbesserten Messbrücke

Anhang

A.1 Literatur

- Dieter Zastrow: *Elektronik*, Vieweg-Verlag
- G. Koß, W. Reinhold, F. Hoppe: *Lehr- und Übungsbuch Elektronik*, Fachbuchverlag Leipzig
- U. Tietze, Ch. Schenk: *Halbleiter-Schaltungstechnik*, Springer-Verlag
- Helmut Lindner: *Taschenbuch der Elektrotechnik und Elektronik*, Hanser
- Siegfried Wirsum: *DC-Stromversorgung*, Pflaum
- E. Prohaska: *Digitaltechnik für Ingenieure*, Oldenbourg
- Ch. Siemers, A. Sikora: *Taschenbuch der Digitaltechnik*, Hanser
- Don Lancaster: *Das CMOS-Kochbuch*, VMI Buch AG
- Don Lancaster: *TTL-Cookbook*, Sams Publishing
- Hans-Dieter Stölting, Eberhard Kallenbach: *Handbuch Elektrische Kleinantriebe*, Hanser
- Elmar Schrüfer: *Elektrische Messtechnik*, Hanser
- Konrad Etschberger (Hrsg.): *CAN Controller Area Network*, Hanser
- *Zeitschrift Elektor*, Elektor-Verlag, Aachen
- *Elrad-Archiv 1977–1997 DVD*, eMedia GmbH, Hannover

A.2 Links

Das Elektronik-Kompendium: <http://www.elektronik-kompendium.de/>

Kabel- und Stecker-FAQ: <http://www.kabelfaq.de/>

Maxim-Datenblätter: <http://www.maxim-ic.com> und <http://datasheets.maxim-ic.com>

Datenblätter aller Art: <http://www.datasheets.org.uk/> und <http://www.alldatasheet.com>

Einführung in SPS: <http://www.studet.fh-muenster.de/~diefrie/einfh.html>

Stichwortverzeichnis

A/D-Wandler, 11, 12
A/D-Wandler mit Seriellausgang, 19
Abtasttheorem, 11
Analog-Digital-Wandler, 11, 12
Analogschaltungen, 5
Ausgangssignal, normiert, 5, 25

D/A-Wandler, 6
D/A-Wandler Grundschialtung, 6
D/A-Wandler-Kenngrößen, 6
Differenzverstärker, 30
Digital-Analog-Wandler, 6

Flash-A/D-Wandler, 14

INA139, 27
INA169, 27

Konstantstromquelle, 29

MAX187, 19
MAX503, 7
MAX530, 7
Messbrücke, 30

Nyquist, H., 11

Operationsverstärker, 30

Parallel-A/D-Wandler, 14
Präzisions-Widerstands-Vorteiler, 25

R/2R-Netzwerk, 6
Realisierung von D/A-Wandlern, 7

Shannon, C. E., 11
Shunt, 26

Spannungsmessung, 25, 26
Spannungsteiler, 26
Strommessung, 25, 26
Stromsensoren, 27

Sukzessive Approximation, 15

Wägeverfahren, 15
Widerstands-Vorteiler, 25
Widerstandsmessung, 25, 29

Zetex, 27
ZXCT1021, 27
ZXCT1022, 27